



**TIAGO FILIPE
NOGUEIRA DA SILVA**

**PROJECTO E IMPLEMENTAÇÃO DE UM “FRONT-
END” DE RECEPÇÃO PARA DAB**

Dissertação apresentada à Universidade de Aveiro para cumprimento dos requisitos necessários à obtenção do grau de Mestre em Engenharia Electrónica e de Telecomunicações (Mestrado Integrado), realizada sob a orientação científica do Prof. Doutor António Navarro, Professor do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro, e com o Prof. Doutor José Vieira, Professor do Departamento de Electrónica, Telecomunicações e Informática da Universidade de Aveiro.

o Júri

Presidente

Prof. Doutor Nuno Borges de Carvalho
Professor associado do Departamento de Electrónica, Telecomunicações e
Informática da Universidade de Aveiro

Vogais

Prof. Doutor António Navarro
Professor auxiliar do Departamento de Electrónica, Telecomunicações e
Informática da Universidade de Aveiro

Prof. Doutor José Vieira
Professor auxiliar do Departamento de Electrónica, Telecomunicações e
Informática da Universidade de Aveiro

Prof. Doutor Fernando Perdigão
Professor auxiliar do Departamento de Eng. Electrotécnica e de Computadores
da Faculdade de Ciências e Tecnologia da Universidade de Coimbra

Agradecimentos

Apresento os meus agradecimentos ao Prof. Doutor António Navarro pela paciência e disposição aplicadas na partilha de conhecimentos e esclarecimento de dúvidas.

Agradeço ainda a todos os meus colegas pelas ajudas, sugestões e explicações tão amavelmente prestadas e ao senhor Paulo Gonçalves pela disposição sempre demonstrada em ajudar.

Finalmente, agradeço à minha família, sem o apoio da qual não me teria sido possível chegar a esta etapa da minha formação.

palavras-chave

DAB, misturador, AGC, linearidade, amplificador, potência, ruído, adaptação

Resumo

Hoje em dia, a substituição dos sistemas de emissão analógicas pelos digitais é já uma realidade. Embora o que seja mais falado actualmente relacionado com isso seja o caso da televisão, na realidade o formato de rádio digital já é uma realidade desde há algum tempo.

No entanto esse sistema, apesar de já não ser propriamente novo e de ser melhor que o formato analógico, ainda não vingou no nosso país. Tal deve-se em grande parte ao elevado preço dos sistemas de recepção e a má cobertura.

Então pode-se dizer que existe interesse em se efectuar um estudo que permita a concepção dos diferentes blocos necessários para a criação de um sistema de recepção mantendo o binómio qualidade/preço.

Esta tese apresenta um sistema de entrada para um receptor DAB, nomeadamente o módulo do amplificador de ganho controlado seguido do módulo de conversão de frequências (misturador).

keywords

DAB, mixer, AGC, linearity, amplifier, power, noise, matching

Abstract

Nowadays, the replacement of analog broadcast systems by digital is already a reality. Although the most talked system related with it is the television broadcasting, in fact the format of digital radio is already a reality for some time.

This system isn't new and is much better than analog broadcasting but it isn't a successful thing in our country. This is due largely to the high price of the receiving systems.

So we can say that there is interest to do a study to enable the development of the various blocks needed to create a receiving system keeping the price/quality relation.

This dissertation includes a DAB front-end receiver with special focus in AGC and mixer.

Índice de conteúdos

1. Introdução	1
1.1. Descrição geral	1
1.2. Objectivos.....	1
1.3. Motivação	2
1.4. Estrutura da dissertação	2
2. Projecto de um sistema de rádio: blocos e métricas de qualidade.....	5
2.1. Escolha de um primeiro bloco para um receptor de sinal	5
2.2. Distorção não-linear nos blocos dos sistemas de rádio	7
2.3. O misturador: topologia e métricas de qualidade.....	11
2.4. Análise do funcionamento de uma AGC tendo por base a teoria de controlo.....	21
3. Estudo de duas topologias possíveis para o VGA	25
3.1. Topologias do VGA.....	25
3.1.1. Configuração cascode.....	26
3.1.2. Par diferencial.....	30
3.2. Propagação do ruído nas duas topologias	33
3.2.1. Configuração <i>cascode</i>	33
3.2.2. Configuração par diferencial	35
4. Projecto de um AGC.....	37
4.1. Implementação do VGA	38
4.1.1. Factor de ruído.....	38
4.1.2. Polarização do circuito	39
4.1.3. Estabilidade do amplificador	44
4.1.4. Adaptação do amplificador.....	45
4.2. Regulação do ganho de tensão através do transistor base comum do cascode.....	50
4.2.1. Bloco de detecção e comparador	50
5. Projecto de um misturador	57

5.1. Implementação da célula de Gilbert	57
5.1.1. Polarização da célula de Gilbert	57
5.1.2. Adaptação do misturador	59
5.1.3. Simulação com 1 tom	61
5.2. Célula de Gilbert – nova configuração	62
5.2.1. Polarização do circuito	62
5.2.2. Resultados	64
6. Actividade Experimental	69
6.1. Circuito completo a ser montado	69
6.1.1. Medições dos parâmetros do VGA	69
6.1.2. Montagem dos blocos finais	72
7. Conclusões e sugestões para continuação de trabalho	75

Índice de Figuras

Figura 2.1: Diagrama de blocos de um sistema linear.....	7
Figura 2.2: Esquema da determinação da gama dinâmica de um sistema.....	8
Figura 2.3: Representação da recta do IP3	9
Figura 2.4: Representação dos portos numa “downconversion”	11
Figura 2.5: Espectro ideal após a passagem pelo misturador.	12
Figura 2.6: Misturador passivo com ponte de díodos.....	16
Figura 2.7: Mixer activo com FET dupla porta.	17
Figura 2.8: Célula de Gilbert.	18
Figura 2.9: Funcionamento de uma AGC genérica ao nível da tensão.	21
Figura 2.10: Diagrama de blocos de uma AGC pseudo-linear.....	22
Figura 2.11: Bloco de RSSI.....	23
Figura 3.1: Representação de um amplificador <i>cascode</i>	26
Figura 3.2: Representação de uma configuração <i>cascode</i> para sinal.	27
Figura 3.3: Representação de um par diferencial desbalanceado	30
Figura 3.4: Representação de sinal da configuração diferencial	31
Figura 3.5: Representação simplificada da configuração diferencial para sinal.	31
Figura 3.6: Propagação de ruído na configuração <i>cascode</i>	33
Figura 3.7: Propagação de ruído na configuração diferencial	35
Figura 4.1: Esquema genérico do AGC com os diferentes blocos: VGA, bloco de detecção de potência e amplificador diferencial.....	37
Figura 4.2: Recta do factor de ruído em dB em função da corrente I_c	38
Figura 4.3: VGA baseado na configuração <i>cascode</i>	39
Figura 4.4: Esquema do amplificador simulado no ADS.....	42
Figura 4.5: Esquema em que o parâmetro de tensão V_{bb} é variado.	43
Figura 4.6: Variação da corrente em função da tensão que alimenta a base	43
Figura 4.7: Diagrama de blocos do amplificador para sua adaptação.	45
Figura 4.8: Circuito do amplificador com adaptação	46
Figura 4.9: Resultados relativamente a testes da compressão de ganho	48
Figura 4.10: Testes relativamente ao IP3 feitos com 2 tons.....	49
Figura 4.11: Diagrama de blocos do circuito que controla o ganho do VGA.	50

Figura 4.12: Configuração de um amplificador de potência com uma configuração visando 40dB de ganho de tensão.	51
Figura 4.13: Teste efectuado ao componente integrado AD620 feito por simulação no Multisim	52
Figura 4.14: Circuito final da AGC.	53
Figura 4.15: Valor DC medido no bloco detector em função da potência de entrada.....	53
Figura 4.16: Curva de ganho em função da potência de entrada.....	54
Figura 4.17: Curva de potência de saída em função da potência de entrada.....	54
Figura 5.1: Célula básica de Gilbert.	58
Figura 5.2: Célula de Gilbert com adaptação.	60
Figura 5.3: Ganho de conversão tendo o oscilador potência fixa de 0dBm	61
Figura 5.4: Célula de Gilbert polarizada	63
Figura 5.5: Espectro à saída do misturador para a banda de trabalho.	64
Figura 5.6: Ganho em função da variação da potência do sinal RF.	66
Figura 5.7: Ganho em função da variação do sinal LO.	66
Figura 5.8: Representação do gráfico da detecção do ponto de compressão de -1 dB.....	67
Figura 5.9: Detecção do valor do IP3	68
Figura 6.1: Diagrama de blocos.....	69
Figura 6.2: Circuito da VGA em PCB.....	70
Figura 6.3: Parâmetros S medidos no VGA.	70
Figura 6.4: Circuito da AGC que foi montado em placa de circuito impresso.....	72
Figura 6.5: Circuito do misturador montado em placa de circuito impresso.	73
Figura 6.6: Circuito oscilador montado em placa de circuito impresso.	74

Índice de Tabelas

Tabela 4.1: Tensões resultantes da polarização do amplificador.	42
Tabela 4.2: Valores de k e $ \Delta $ resultantes da simulação relativamente à estabilidade do amplificador.	45
Tabela 4.3: Conjunto de valores dos compoentes das malhas de adaptação	47
Tabela 4.4: Conjunto de valores que comprovam que comprovam uma boa adaptação....	47
Tabela 4.5: Conjunto de valores do ganho de potência resultante	47
Tabela 5.1: Conjunto dos valores resultantes da polarização.	59
Tabela 5.2: Conjunto de valores que comprovam uma boa adaptação.	60
Tabela 5.3: Potência das diversas componentes espectrais à saída do misturador.....	65
Tabela 5.4: Ganho de potência à frequência IF.	65
Tabela 6.1: Conjunto de valores de parâmetros S resultantes de simulação.	71

Lista de siglas e acrónimos

ADS	Advanced Design System	
AGC	Automatic Gain Control	Gango de controlo automático
DAB	Digital Audio Broadcasting	Serviço de Emissão áudio digital
DC	Direct current	Corrente contínua
IF	Intermediate Frequency	Frequência intermédia
IP3	Third order intercept point	Ponto de intercepção de 3ª ordem
LNA	Low Noise Amplifier	Amplificador de baixo ruído
LO	Local oscillator	Oscilador local
PAE	Power Added Efficiency	Eficiência da potência adicionada
NF	Noise Figure	Figura de ruído
RF	Radiofrequency	Radiofrequência
SNR	Signal Noise Ratio	Relação Sinal/Ruído
VGA	Variable Gain Amplifier	Amplificador de ganho variável

1. Introdução

1.1. Descrição geral

Nos dias que correm a implementação das emissões digitais em substituição das analógicas é uma realidade incontornável. Isso é válido tanto para as emissões de rádio, como para as emissões televisivas. No caso do sistema de emissão de rádio referimo-nos obviamente ao formato DAB.

O sistema DAB possibilita a transmissão de um conjunto de serviços no formato digital numa banda que anteriormente só permitia a difusão de um único serviço. É a norma COFDM que suporta o sistema DAB e que garante através das suas múltiplas subportadoras ortogonais entre si que esta tecnologia tenha uma boa imunidade a multipercursos pois possibilita a recuperação e reconstrução de um sinal que tenha sido afectado por interferência.

No caso concreto português a frequência de trabalho para as emissoras de rádio situa-se no canal 12B (225.5 MHz).

Apesar do formato digital na rádio ter sido implantado há alguns anos constata-se que este foi um sistema que no nosso país não vingou. A norma DAB é já uma realidade no nosso país há mais de uma década e no entanto observa-se que não obteve grande sucesso em grande parte devido ao elevado preço de venda dos aparelhos de recepção (nunca inferior a 50 euros) e também devido às más condições de cobertura (boa cobertura apenas nas zonas junto ao litoral).

1.2. Objectivos

Definiu-se como objectivo deste trabalho efectuar um estudo sobre um conjunto de blocos essenciais para a construção da parte analógica de um sistema que vise efectuar a recepção do sinal no domínio da frequência DAB. Numa fase inicial deste trabalho propôs-se fazer um levantamento e análise das métricas de qualidade de um simples amplificador e de um misturador para posteriormente se poder desenhar e implementar esses mesmos blocos de forma a que possam ser devidamente integrados na construção do receptor.

1.3. Motivação

Dado o facto da tecnologia DAB ter fraca adesão no nosso país seria interessante efectuar um estudo de modo a poder implementar um sistema de baixo custo que permita expandir e aproveitar um meio que já existe e que acaba por não ser devidamente aproveitado. Ao mesmo aproveita-se este trabalho para se abrir novos horizontes de conhecimento relativamente à área da electrónica, mais concretamente ao nível da radiofrequência, com o intuito de se poder aplicar alguns dos conhecimentos adquiridos neste trabalho em alguma outra tecnologia que se possa estudar futuramente.

1.4. Estrutura da dissertação

A dissertação que é apresentada encontra-se segmentada por vários capítulos, nos quais se faz um estudo individualizado perante determinado objectivo do trabalho.

Desde logo no capítulo 2 começa-se por fazer um estudo meramente teórico. Nesse capítulo procura-se mostrar um estudo feito sobre determinados conceitos e sobre um conjunto de métricas que existem para qualificar determinados componentes básicos na radiofrequência, tais como um simples amplificador ou um misturador. No final do mesmo capítulo apresenta-se ainda a ideia do funcionamento teórico que está na génese de uma AGC.

No capítulo 3 é feita uma apresentação e análise às duas topologias que são objecto de estudo para posterior implementação no bloco interno mais básico de um AGC: o VGA. Essa análise às duas topologias centra-se no ganho de sinal, na resposta em frequência e na propagação de ruído das mesmas.

No capítulo 4, tendo por base a análise feita no capítulo anterior, recorre-se ao software de simulação ADS para se efectuar a concepção de um AGC e para se efectuar uma análise qualitativa da mesma.

No capítulo seguinte é feito exactamente o mesmo procedimento mas desta vez aplicado à implementação de um misturador.

No capítulo 6 é feita a apresentação do circuito resultante de todo o trabalho de pesquisa e de concepção. São também apresentadas algumas notas sobre diferenças de alguns parâmetros entre valores medidos e simulados.

No capítulo 7 são apresentadas conclusões finais sobre o trabalho e são feitas algumas sugestões para continuação e evolução do mesmo.

2. Projecção de um sistema de rádio: blocos e métricas de qualidade

2.1. Escolha de um primeiro bloco para um receptor de sinal

Para se poder escolher o primeiro bloco na construção de um receptor de um sinal digital em que o meio de propagação é o meio livre, é necessário ter a noção de que o sinal sofre atenuação. Essa atenuação acentua-se à medida que a distância para o emissor aumentar e essa relação é descrita pela equação de Friis que indica a potência recebida pela antena do receptor:

$$P_t = G_r \times G_t \times P_r \times \left[\frac{\lambda}{4 \times \pi \times r} \right]^2, \text{ onde } G_r \text{ representa o ganho da antena}$$

receptora, G_t o ganho da antena transmissora; P_t a potência transmitida e R o raio da área esférica entre o ponto onde é emitido o sinal e o ponto onde o mesmo sinal é recebido.

Como se pode ver através dita fórmula, a atenuação do sinal pode atingir uma ordem de grandeza tremenda e como tal é necessário fazer uma amplificação para se ter uma consequente regeneração desse mesmo sinal quando este atinge a antena receptora. É por isso que assim que o sinal é recebido pela antena, este tem de passar por um andar de amplificação que deverá ser altamente imune ao ruído. Por outro lado, é também por isso que se evita o uso de cabos entre o amplificador e a antena, pois este iria provocar uma maior atenuação do sinal recebido.

Mas, chegados a este ponto, pode-se deparar com outro problema que é o facto do sinal poder necessitar de ser filtrado, visto que não interessa amplificar sinal que esteja fora da banda de frequências desejada, já que este poderá provocar interferência no sinal que está dentro da gama a desmodular, e também provocar perda de sensibilidade ao desmodulador para a recuperação do sinal que interessa. Assim, deve-se de assumir um compromisso no qual se garanta uma boa amplificação de sinal com o mínimo de erro possível, sem que o desmodulador perca selectividade ao sinal desejado a amplificar. Interessa então saber se é mais conveniente ter um filtro passa-banda antes ou depois do amplificador de baixo ruído (vulgo LNA).

Outro factor a ter em conta para a escolha de qual a opção a seguir é o facto do primeiro andar do receptor ser o mais importante no que toca à figura de ruído do sistema

pois é aquele que tem maior influência em relação ao ruído final, quer através do ruído adicionado, quer através do efeito que o seu ganho tem na propagação do ruído dos outros andares. Pode-se verificar a influência desse primeiro andar no sistema total através da seguinte expressão que calcula um parâmetro importante em qualquer tipo de circuito que é designado por figura de ruído:

$$NF_T = NF_1 + \left[\frac{NF_2 - 1}{G_1} \right] + \left[\frac{NF_3 - 1}{G_1 G_2} \right] + \dots + \left[\frac{NF_k - 1}{G_1 \dots G_{k-1}} \right] \text{ para } k \text{ andares de}$$

ganho;

Sabe-se ainda que a figura de ruído em cada andar de um bloco de recepção é definido como o rácio entre a potência de ruído total disponível à saída por Hz e a potência de ruído disponível à saída devido à entrada devido à entrada por Hz.

Pode-se igualmente igualmente definir a figura de ruído de um bloco pela seguinte expressão: $NF = \frac{SNR_i}{SNR_o}$, onde se sabe que invariavelmente que o NF irá em termos práticos

ter um valor maior que a unidade, pois em qualquer bloco existe sempre adição de ruído ao sinal que lá passa [7].

Em ambos os casos (LNA+filtro ou filtro+LNA) a distorção do sinal será uma realidade, embora no caso de termos o LNA no primeiro andar, essa seja menor. Em todo o caso, a menos que exista um sistema de controlo da temperatura, o ruído térmico será sempre uma realidade incontornável e, caso se tenha uma temperatura de 17°C (290K), este assegura uma potência mínima de ruído de -174dBm (em termos de densidade de potência é este valor por cada Hz). Como o objectivo deste trabalho é fazer a concepção de um conjunto de blocos necessários para a criação de um receptor de baixo custo fica evidente que esta potência de ruído será uma realidade com a qual se tem de conviver e que não pode de modo nenhum ser desprezada [10]. Obviamente se houvesse interesse em ter um sistema mais complexo, onde o custo não fosse um entrave, uma solução seria a refrigeração do sistema de forma a diminuir o efeito do ruído térmico (idealmente seria reduzir a temperatura do sistema de recepção até temperaturas tão baixas quanto possíveis).

No caso do receptor de sinal DAB pode-se considerar mais conveniente o uso de um filtro antes do amplificador de baixo ruído, já que só em casos extremos de baixa potência de sinal, como é o caso da recepção de sinal de satélite, é que interessa garantir

uma alta amplificação de sinal, mesmo que à custa da perda de selectividade para algum sinal que possa ser importante. Como o sinal DAB não se pode considerar um caso extremo, é preferível ter mais um pouco mais de ruído de ruído no primeiro andar e consequentemente à saída do sistema, mas garantir-se uma boa selectividade para o sinal desejado.

2.2. Distorção não-linear nos blocos dos sistemas de rádio

Relativamente ao sinal que entra num LNA, deve-se dizer que este bloco é não linear (como todos os amplificadores), mas que acaba por ter um comportamento quase linear. Tal definição, a de “quase linear”, deve-se ao facto ao facto de se linearizar o sistema em torno de um ponto de repouso tendo em vista uma simplificação dos cálculos [3].

Para se considerar um sistema linear tem de se ter garantidas entre a entrada e a saída de um sistema os princípios da sobreposição e homogeneidade:

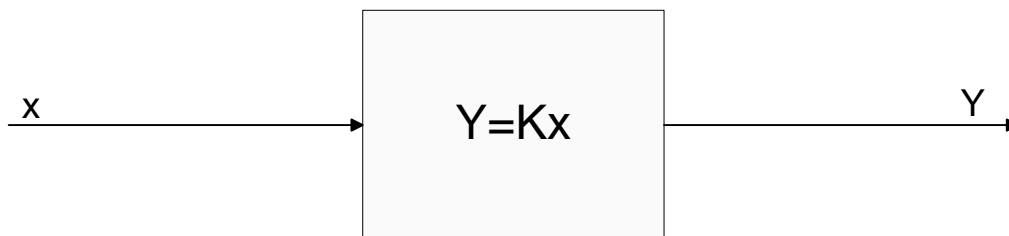


Figura 2.1: Diagrama de blocos de um sistema linear.

$$Y(t) = Y_1(t) + Y_2(t) \Rightarrow Y(t) = K \times (X_1(t) + X_2(t));$$

Devido ao facto de em engenharia não existirem sistemas lineares, o fenómeno de distorção não linear é uma realidade com a qual os engenheiros tem de conviver e tal é visível no aparecimento de novas componentes com informação inútil. É daí que surge a necessidade do uso de filtros de forma a evitar que a informação útil possa ser degradada pelo aparecimento destas componentes espectrais que não interessam. No entanto, se o

aparecimento dessas componentes espectrais se der dentro da banda útil, o processo de filtragem fica bem mais complicado.

De modo a que o tratamento aos sinais seja feito de um modo otimizado convém utilizar a gama dinâmica na sua totalidade e como tal a melhor forma é usar um bloco com valor de ganho variável, de forma a atenuar o sinal quando a sua potência do sinal de entrada extrapola o limite máximo da gama ou então a amplificar o mesmo quando este é muito baixo, embora acima do valor mínimo de potência aceite pelo sistema. A gama dinâmica de um receptor é limitada inferiormente pelo nível de ruído do sistema já que esse limite da gama é determinado pela potência mínima que consegue receber um sinal com determinado SNR (sensibilidade do sistema) [16]. Esta é uma característica muito importante num sistema de recepção de sinal, pois este diz-se de melhor qualidade quanto menos sensível for, isto é, quanto mais baixo for o sinal recebido que garanta determinado SNR desejado.

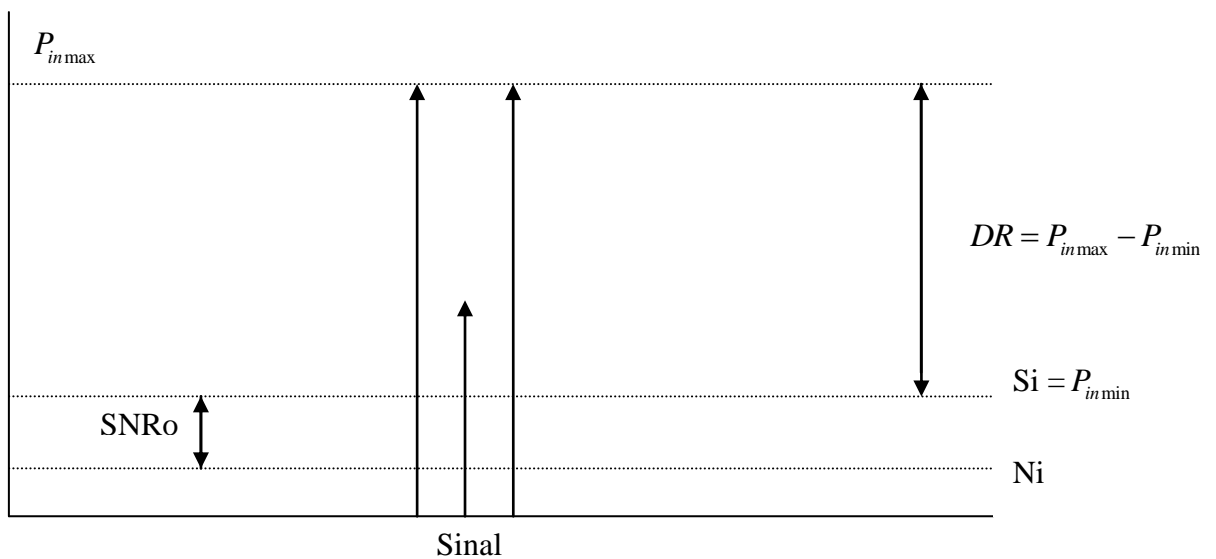


Figura 2.2: Esquema da determinação da gama dinâmica de um sistema.

O limite superior é definido pelo nível de potência de distorção de intermodulação. Como é conhecimento geral, um sinal pode ter diversos tons e estes podem causar interferência uns com os outros e de uma forma não linear, originando desta forma novas componentes espectrais. Normalmente acaba-se por se desprezar os termos de ordem par dado que o espectro de um termo de ordem par acaba por conter a informação numa banda de frequências fora daquelas onde a informação estava inicialmente nos tons em separado e

deste modo acaba por não interessar a sua utilização. Já no caso de se ter uma resposta de terceira ordem (considerada a ordem dominante), existirão sinais nas componentes espectrais que interessam e como tal dever-se-á aproveitar a sua informação. Quando é feita a recepção do sinal de entrada, em situações de sinais fracos, existirá uma potência de sinal maior que a potência de distorção intermodulação. A principal limitação aqui é que à medida que a potência do sinal de entrada vai aumentando, ambas as potências, a de sinal e a de distorção de intermodulação, o vão fazendo, sendo que a de intermodulação o faz mais depressa (tem um declive maior, cresce 3dB a cada dB de sinal) até que chega ao ponto onde a sua potência de saída no sistema é igual à do sinal (corresponde ao ponto de potência de entrada chamado IP3). A partir desta altura a potência de distorção passa a ser maior que a de sinal. Assim, como forma de manter a linearidade, define-se como o valor máximo da gama dinâmica aquele onde a potência de distorção está acima da potência de sinal entrada, garantindo desta forma uma gama de entrada no receptor com resposta linear.

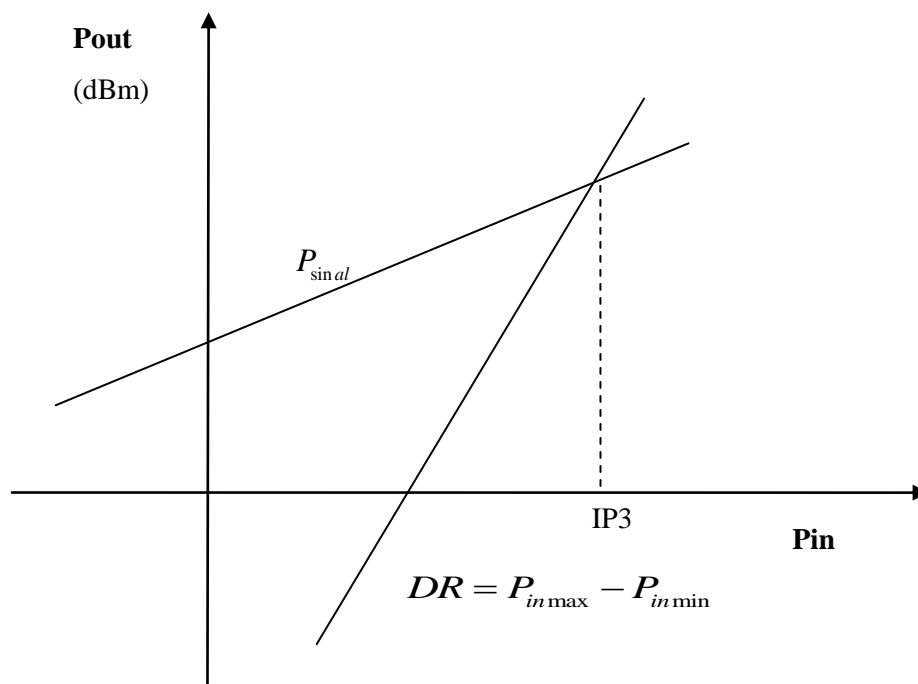


Figura 2.3: Representação da recta do IP3

Para se otimizar a gama dinâmica pode-se aumentar o IP3 (tornando o sistema mais linearizado) ou então melhorar a sensibilidade. Para isso pode-se usar um AGC (*automatic gain control*) que aumenta o ganho de um sinal mantendo o seu SNR. Isso tornará o sistema menos sensível, ou seja, leva a que um sistema necessite de menor

potência de entrada para obter determinado SNR. Num sistema de um receptor heterodino, o AGC poderá ser usado para amplificar o sinal RF que entrará num misturador ou então à saída dele, para amplificar o sinal IF.

Como consequência da existência de componentes resultantes de efeitos de distorção não linear existe a necessidade de avaliar o sistema quanto à sua capacidade de se manterem mais ou menos fiáveis quanto à sua informação. Para isso existem diversas figuras de mérito. São elas o ACPR (*Adjacent Channel Power Ratio*), que é a relação entre o sinal adjacente e o sinal dentro da banda; o CCPR (*Co-Channel Power Ratio*), que é a relação entre a potência e a distorção que aparece dentro do canal e o EVM (*Error Vector Magnitude*) que é uma métrica que permite avaliar a distância entre o ponto ideal de um diagrama de constelação e o ponto onde ele realmente é observado [17].

Embora estes efeitos de distorção não lineares possam ser utilizados em qualquer sistema, eles são particularmente úteis na análise de um comum amplificador. Em termos de não linearidades, os parâmetros que assumem particular importância na análise qualitativa de um amplificador são a recta do IP3 e o nível de compressão de entrada de 1dB, que é definido como a potência máxima que um amplificador pode dar a uma carga. Uma figura de mérito igualmente importante no desempenho de um amplificador é o PAE. Esta figura de mérito indica a capacidade do amplificador em converter energia DC para energia RF [4].

2.3. O misturador: topologia e métricas de qualidade

Um misturador é um dispositivo com três portas principais: porto RF, porto OL e o porto IF.

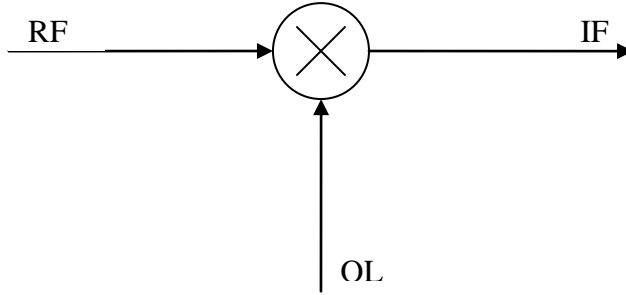


Figura 2.4: Representação dos portos numa “downconversion”

O objectivo deste dispositivo é fazer uma conversão das frequências do espectro do sinal RF para uma outra determinada gama de frequências onde o sinal resultante se designa por IF. Para essa operação recorre-se ao auxílio do sinal proveniente do oscilador local. Em termos de sinal o processo é explicado pelas seguintes operações:

$$X = A \times \sin(w_1 \times t + \Theta_1);$$

$$Y = B \times \sin(w_2 \times t + \Theta_2);$$

$$X \times Y = -\left(A \times \frac{B}{2}\right) \times \cos((w_1 + w_2) \times t + (\Theta_1 + \Theta_2)) - \left(A \times \frac{B}{2}\right) \times \cos((w_1 - w_2) \times t + (\Theta_1 - \Theta_2));$$

Em termos de frequências de conversão obtém-se:

$$F_{down} = \cos((w_1 - w_2) \times t + (\Theta_1 - \Theta_2));$$

$$F_{up} = \cos((w_1 + w_2) \times t + (\Theta_1 + \Theta_2));$$

(em ambos os casos observa-se que flutuações de fase originam flutuações de tensão)

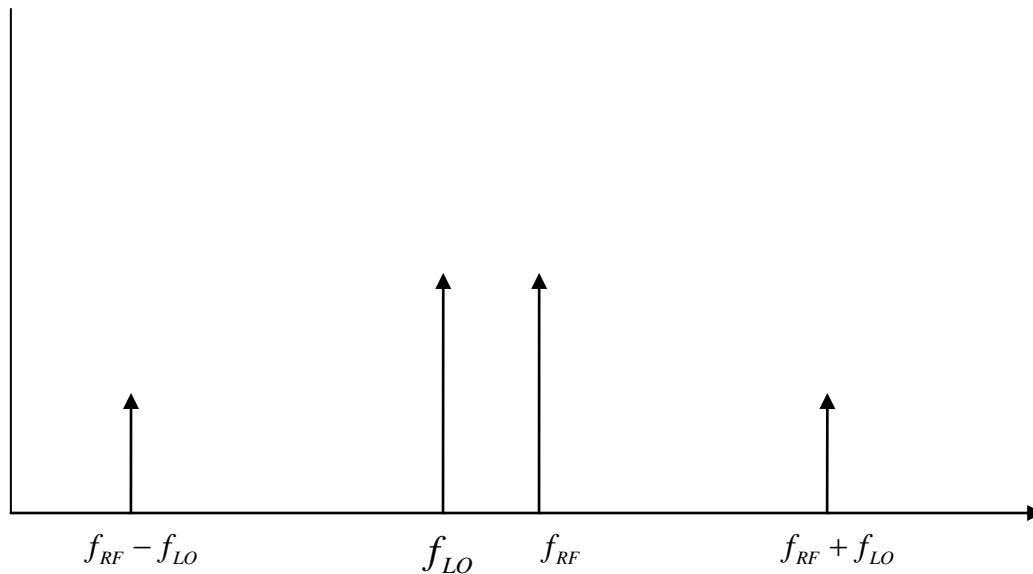


Figura 2.5: Espectro ideal após a passagem pelo misturador.

Como se pode ver através deste processo não linear, na saída do misturador existem duas bandas de frequências com o sinal, onde apenas uma é usada para desmodulação enquanto a outra é considerada ruído por ser a imagem e é filtrada seguidamente. No entanto, devido a efeitos de não lineares dos misturadores, na prática outras componentes aparecem no espectro. Assim, como o sinal normalmente tem uma potência menor que o original poderá então surgir a necessidade de passar o mesmo por um bloco de ganho com o intuito de regenerar a potência do sinal.

O misturador essencialmente tem como função, juntamente com o filtro no andar de entrada, fazer o processo de sintonia no nosso receptor, através da colocação do sinal em banda base.

Normalmente no misturador, o sinal do oscilador local tem maior potência que o de RF, e quando o sinal de RF aumenta existe necessidade de aumentar também a potência do oscilador local, sendo que esse aumento num misturador de baixo nível se cifra nos 7dB, enquanto no de alto nível é da ordem dos 21dB. Relativamente ao ruído, refira-se que, para além do efeito multiplicado do ruído térmico de primeiro andar, existe ainda a contaminação da banda IF provocada pelas contaminações das bandas RF ou da banda do oscilador. Um dos grandes problemas que são alvo de estudo nos misturadores são as *spurious response*, que não são mais do que a resposta do misturador a um sinal não

desejado na entrada (ou seja, sem ser o sinal RF desejado) e que não só sobrecarregam o sistema, como ainda podem aparecer no espectro final do sistema.

As frequências sujeitas a aparecer no espectro final que são designadas como *spurious response* são incluídas através da seguinte equação:

$$F_{Spurs} = \left[\frac{nF_{LO} \pm F_{IF}}{m} \right], \text{ com } m \text{ e } n \text{ a serem inteiros } (0,1,2,\dots).$$

Caso essas *spurious response* apareçam fora da banda de sinal desejada, a solução é simples e passa pela utilização de um filtro que elimine essas componentes. Agora se estas aparecerem dentro da banda de sinal, tal solução não é aplicável.

Constata-se então que o ruído produzido por um oscilador poderá ter um efeito devastador no sistema pois, além de poder criar conversão de sinais indesejados, poderá diminuir a selectividade de um receptor e criar uma restrição do espaçamento de sinais RF. Dentro desse ruído, encontra-se o ruído de fase que são as flutuações que um oscilador tem devido a ruído. Como consequência disto, o ruído será amplificado e aparecerá à saída do sinal. O ruído de fase define-se como sendo a razão entre potência de uma banda lateral e a potência do sinal por Hz.

Num sistema de comunicações de rádio, o ruído de fase máximo aceitável pode ser assumido como:

$L(f) = C(dBm) - S(dB) - I(dBm) - 10\log(B)$; onde C é a potência do sinal, I a potência do sinal de interferência, S é a rejeição do canal e B a largura de banda do filtro IF.

Uma das formas que nos permite diferenciar misturadores é se eles são *unbalanced*, *single balanced* ou *double balanced*. No primeiro caso, as frequências dos sinais do oscilador local e do RF irão aparecer no espectro de saída do sistema e o isolamento entre os portos LO-RF e RF-LO é pobre, resultando daí também um circuito de baixo custo. Caso o misturador seja *single balanced*, então a frequência de um dos dois sinais de entrada (RF e LO) estará suprimida à saída do espectro final, bem como os harmónicos de ordem par proveniente do oscilador local. Nesta situação tem-se um bom isolamento entre os portos RF-LO, mas será necessário que seja introduzido um filtro externo com o intuito de garantir um isolamento entre os portos LO-IF. Por fim, no caso do misturador *double balanced*, as frequências dos sinais LO e RF são suprimidas do espectro final, bem como

os harmónicos de ordem par de ambas. Tem-se ainda bom isolamento entre os diversos portos, resultando também um custo de produção superior.

No caso de um misturador *single balanced*, não há forma mais simples de fazer actuar o processo do que através de um díodo, sendo que o sinal LO, mesmo devendo ser acoplado (por uma questão de garantir algum isolamento relativamente ao sinal RF), deverá ser o responsável pela activação e desactivação do díodo. Para se garantir que os sinais RF e OL não apareçam no espectro da saída IF como é timbre dos *single balanced* a solução passa pela utilização de um filtro. Outra forma de fazer este processo de mistura de sinais é através da utilização de um FET. Nesta situação poderá colocar-se o sinal RF na porta e o sinal LO na fonte, remetendo o sinal IF para o dreno, ou então injectar os sinais RF e LO através da porta, remetendo o IF para o dreno. Esta última solução embora dispense um elevado custo de requerimento ao nível de energia de energia, acaba por ter um transistor com menor ganho comparativamente à solução em que o sinal LO está na fonte.

Para a solução de *single balanced* existem algumas soluções de circuitos. Uma delas é a utilização de um par diferencial conectados a uma fonte comum. Nessa solução, tem-se os sinais RF a entrar nas bases dos respectivos transístores do par diferencial, após passarem um transformador, e tem-se o sinal do oscilador após acoplamento a fazer conduzir a base do transistor de fonte comum.

Por fim, existe ainda a solução *double balanced* que para todos os efeitos é aquela que é melhor pois é aquela que consegue impor um espectro de saída mais próximo do idealizado.

As métricas de um misturador que ajudam a classificá-lo qualitativamente são:

- gama de frequências: RF, LO e gamas IF para o qual o misturador é desenhado;
- nível de potência do oscilador local: o design e máxima potência LO e a potência mínima necessária para que o misturador opere na sua zona óptima;
- perdas por conversão: esta é uma das métricas de qualidade mais importantes dos misturadores e não é mais que o rácio entre a potência medida à saída (IF) relativamente à entrada (RF) e é muitas vezes dado em função do oscilador local;
- nível de compressão de entrada de 1dB: é o valor de potência RF à qual as perdas de conversão aumentam 1dB por cada valor de baixo nível;
- figura de ruído;

- nível de espúrias: é uma tabela de níveis de vários produtos indesejáveis criados pela não linearidade. Estes são dados para níveis de potências particulares de LO e RF, e normalmente são medidas terminadas em todas as portas, a toda a banda. Elas são normalmente relativas ao nível de sinal desejado IF;
- pontos de intercepção IM: IP3;
- isolamento: indica o nível de isolamento de umas portas relativamente às outras;
- impedância e VSWR;

Como já aqui foi dito, um dos parâmetros de qualidade mais importante é o das perdas de conversão. Pode-se interpretá-lo como sendo a soma das perdas por desadaptação, parasitas e de junção, e é definido pela seguinte equação:

$$L_C = 10 \times \log \frac{\text{PotenciaRFdisponivelentrada}}{\text{PotenciaIFdisponivelsaida}}$$

O valor das perdas por desadaptação é igual à soma total da desadaptação das portas IF e RF e pode ser calculada da seguinte forma:

$$L_M = 10 \times \left[\log_{10} \left[\frac{(VSWR_{RF} + 1)^2}{4 \times VSWR_{RF}} \right] + \log_{10} \left[\frac{(VSWR_{IF} + 1)^2}{4 \times VSWR_{IF}} \right] \right];$$

As perdas parasitas por exemplo à acção de elementos parasitas do díodo como a resistência em série ou a capacidade de junção.

No caso particular de se usar um díodo, as suas perdas de junção medem-se através uma função de curva “*I vs V*”. Neste caso concreto é preciso muito cuidado na forma como se escolhe o díodo para o circuito.

No caso do receptor heterodino, em que o objectivo é a recolha e desmodulação de sinais, uma das características mais importantes é a figura de ruído. Embora se saiba que o andar mais importante no que toca ao ruído diz respeito seja o primeiro, convém obviamente ter um misturador com o menor ruído possível de forma a que os seus resultados sejam o mais aproximado possível do ideal. Assim, para se obter um misturador com melhor performance, poderá escolher-se um díodo (a distorção de intermodulação nele é mais baixa que nos FET) de baixa figura de ruído (isso inclui perdas de junção e parasitas), depois adaptam-se as diversas portas do misturador e por fim ajusta-se o nível de potência do oscilador local para se ter as perdas por conversão mínimas, já que o nível de sinal LO é por norma superior ao do RF. Em termos de figura de ruído do misturador tem-se:

$NF = L_C + IF_{NF}$, onde L_C são as perdas por conversão e o IF_{NF} é a figura de ruído do primeiro andar IF.

Na prática os misturadores por ser divididos em dois grandes grupos: activos e passivos. Esta diferenciação está relacionada com o facto do primeiro grupo ter alimentação DC. Como é óbvio, essa necessidade pode ser encarada como uma desvantagem desse tipo de misturador. Outras desvantagens neste grupo são o elevado valor da figura de ruído, que poderá condicionar os estágios seguintes do receptor e o baixo IP3 que condiciona a gama dinâmica do sinal.

As grandes vantagens do misturador activo são a menor necessidade de potência do oscilador, as menores perdas no ganho de potência, uma menor sensibilidade às adaptações dos portos, um melhor isolamento entre o porto do oscilador local e do porto IF e uma produção menor das espúrias.

Um exemplo prático de um misturador passivo, um que usa díodos, é o seguinte:

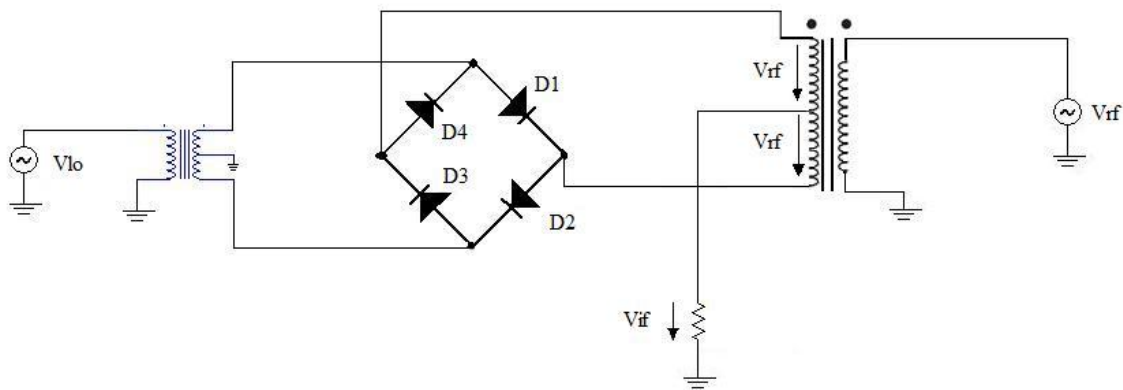


Figura 2.6: Misturador passivo com ponte de díodos.

Nesta situação concreta pode-se observar um díodo do tipo passivo duplamente balanceado (sinal RF não entra no porto IF), onde observa-se que para V_{LO} inferior a 0 tem-se os díodos 3 e 4 a conduzir, levando a que à saída tenhamos em V_{IF} o valor V_{RF} . Caso V_{LO} seja superior a 0, serão os díodos 2 e 3 a conduzir, levando a que à saída o valor seja o simétrico da situação anterior.

Nesta tipo de misturadores é preciso tomar em atenção o tipo de díodos usados devido às perdas inerentes. Na actualidade, para fazer a detecção do sinal são usados díodos de Shottky.

Como exemplo de um misturador activo de baixo custo podemos apresentar o seguinte FET de dupla porta:

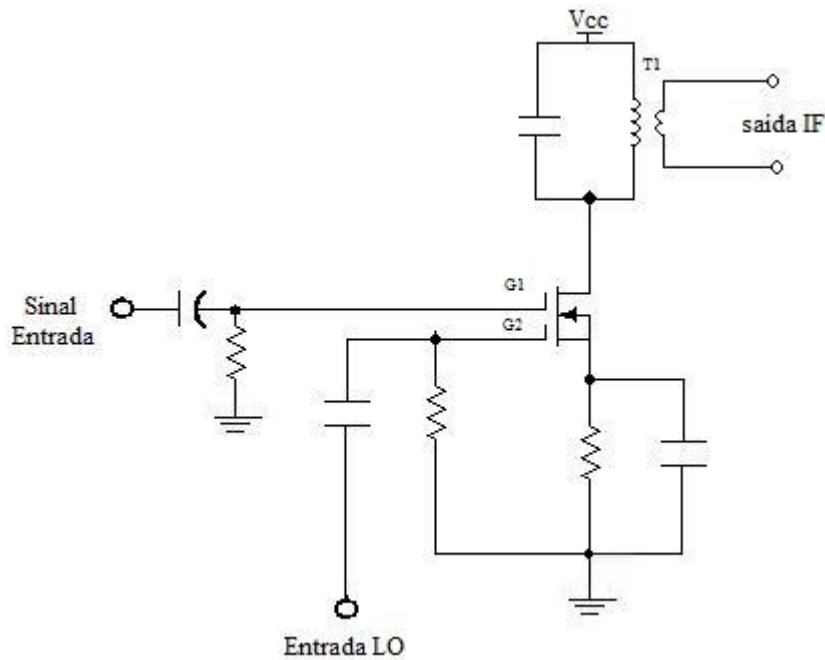


Figura 2.7: Mixer activo com FET dupla porta.

Neste circuito é possível verificar-se que o sinal à saída é resultante de uma translação de frequências proporcionada pelos dois sinais injectados à entrada do FET. De notar ainda a existência de um circuito tanque na saída do circuito que permite uma sintonia para o valor de IF desejado. A vantagem disto é que pode-se desde logo filtrar a componente soma ou diferença das frequências dos sinais de entrada consoante aquilo que se deseje.

Um outro circuito activo que ultimamente está muito divulgado é a chamada célula de Gilbert.

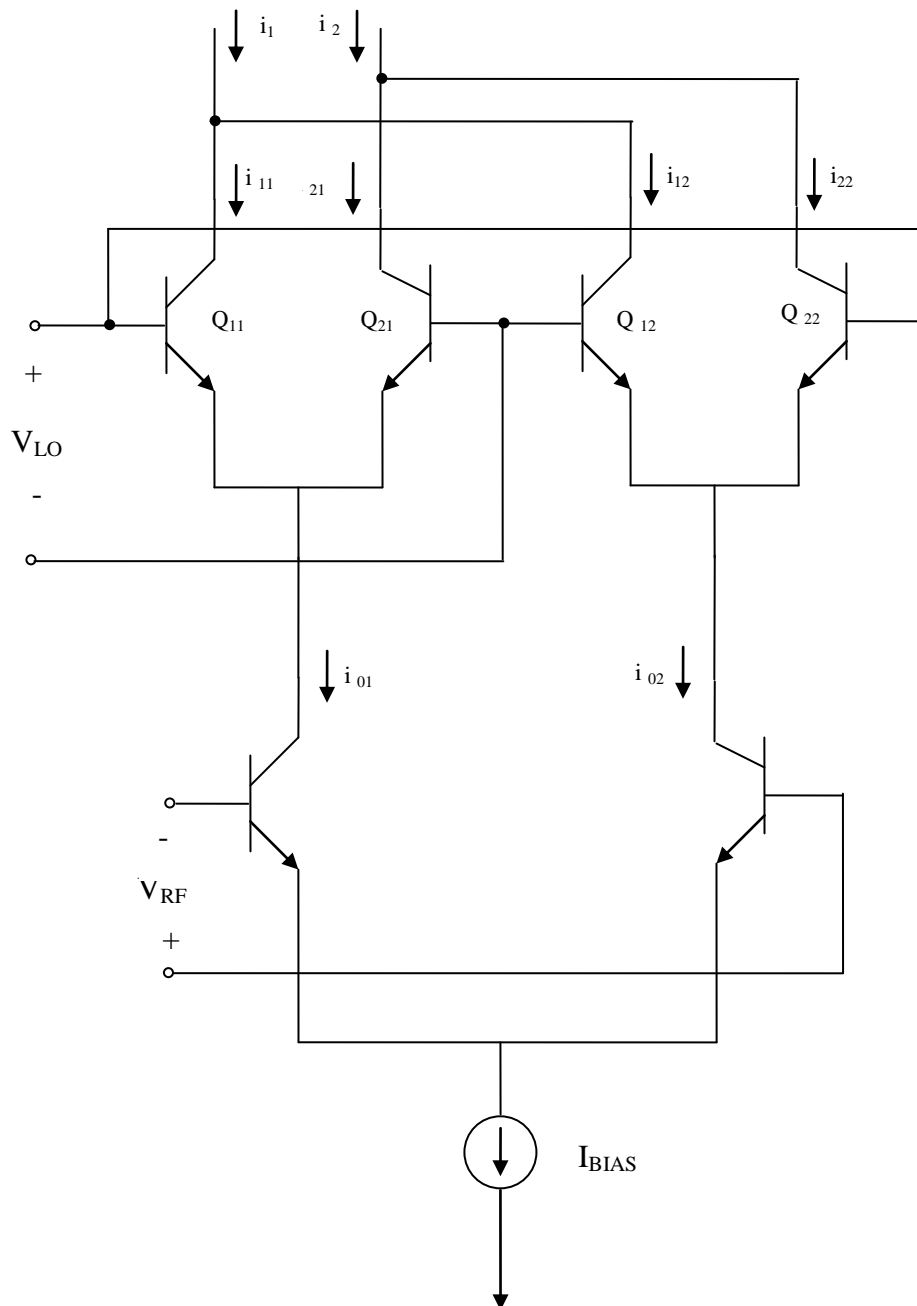


Figura 2.8: Célula de Gilbert.

Para além das vantagens inerentes ao facto de ser um misturador activo, este circuito ainda goza do facto de ser do tipo diferencial (vantagem de ter as componentes de ordem par de distorção não linear a cancelarem-se umas às outras) e tem uma maior capacidade para rejeitar componentes de modo comum no sinal de entrada.

Em termos de sinal, considerando o caso de servir para sinais fracos, apresenta-se a respectiva dedução:

$$\begin{aligned}
 V_{IF} &= R_O \times (i_2 - i_1) = \\
 V_{IF} &= R_O \times (i_{2A} - i_{1A}) - R_O \times (i_{2B} - i_{1B}) = \\
 V_{IF} &= -\frac{R_O}{2V_T} \times i_{OA} \times v_{LO} + \frac{R_O}{2V_T} \times i_{OB} \times v_{LO} = \\
 V_{IF} &= -\frac{R_O}{2V_T} \times v_{LO} \times (i_{OA} - i_{OB}) =
 \end{aligned}$$

Sabendo que $(i_{OA} - i_{OB}) = \frac{I_{BIAS}}{2V_T} \times v_{RF}$, obtém-se como equação final:

$$V_{IF} = \frac{R_O}{2V_T} \times \frac{I_{BIAS}}{2V_T} \times v_{LO} \times v_{RF}$$

No caso de se considerar sinais fortes curiosamente obtém-se resultados idênticos como se poderá ver de seguida:

$$\begin{aligned}
 V_{IF} &= R_O \times (i_2 - i_1) = \\
 V_{IF} &= -\tanh\left(\frac{v_{LO}}{2V_T}\right) \times (i_{OA} - i_{OB}) \times R_O = \\
 V_{IF} &= \tanh\left(\frac{v_{LO}}{2V_T}\right) \times \tanh\left(\frac{v_{RF}}{2V_T}\right) \times R_O \times I_{BIAS} =
 \end{aligned}$$

Sabendo que $\lim(x \rightarrow 0) \tanh(x) = x$, obtém-se como resultado final:

$$V_{IF} = \frac{R_O}{2V_T} \times \frac{I_{BIAS}}{2V_T} \times v_{LO} \times v_{RF}$$

Em ambos os casos, situações de pequenos e grandes sinais, dado que se está a tratar de ondas sinusoidais haverá sempre uma componente a ter de ser filtrada no estágio seguinte ao misturador.

Considerando $v_{RF} = A \times \cos(w_{RF}t + \Theta)$ e $v_{LO} = B \times \cos(w_{LO}t)$ obtém-se na saída do misturador:

$$\Delta I = I_{BIAS} \times \frac{A \times B}{2V_T} \{ \cos((w_{RF} - w_{LO})t + \Theta) + \cos((w_{RF} + w_{LO})t + \Theta) \}$$

Desta equação apenas o termo $(w_{RF} - w_{LO})$ seria aproveitado e, como já foi dito anteriormente, o outro $(w_{RF} + w_{LO})$, seria filtrado.

2.4. Análise do funcionamento de uma AGC tendo por base a teoria de controlo

Perante a necessidade de utilização de um AGC e consequente desenho do mesmo, existe a necessidade de olhar para esse sistema no domínio da teoria de controlo. A primeira abordagem será a de reconhecer a AGC como um sistema com realimentação negativa que visa acertar o sinal de saída perante aquele que é visto à entrada. Idealmente, o AGC tem apenas uma região de real funcionamento, pois para valores abaixo e acima de determinada de sinais de entrada, o sistema dá uma resposta linear, coisa para a qual a AGC não foi idealizada.

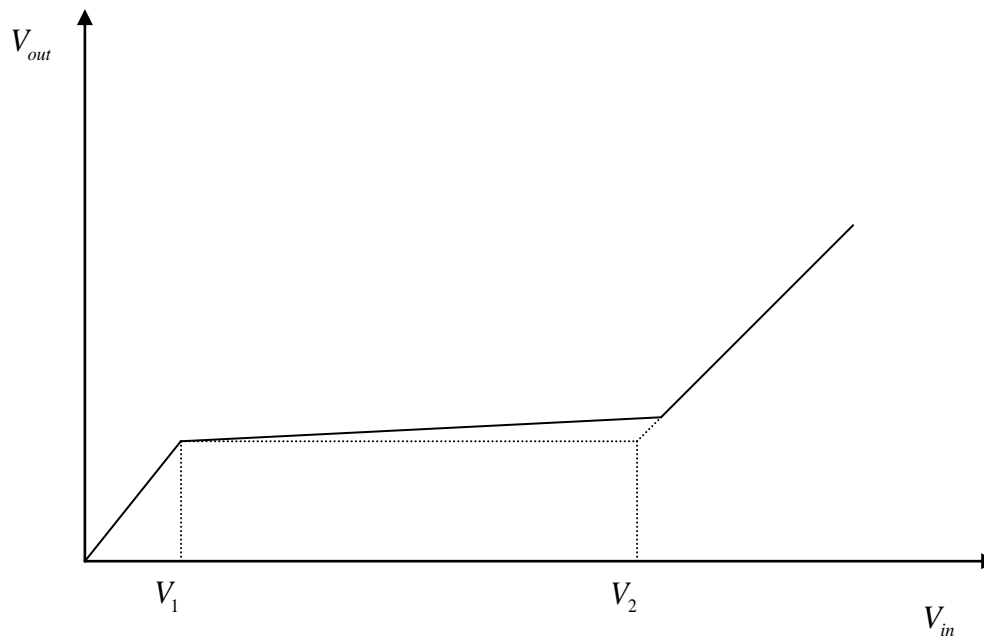


Figura 2.9: Funcionamento de uma AGC genérica ao nível da tensão.

É preciso ainda tomar atenção ao facto de que acima da gama de funcionamento ideal da AGC o sistema pode ser afectado com instabilidade causada pela resposta linear causando sinais com níveis elevados de ganho. Constata-se então que a gama de sinal desejada é um parâmetro essencial no desenho de um circuito AGC, onde os níveis de sinal devem ser suficientemente largos para não serem degradados pelo ruído, mas também não devem ser demasiado grandes sob pena de criarem distorção.

Em termos de teoria de controlo, dentro das hipóteses existentes para o desenho de uma AGC, uma das que pode ser encarada como solução para um sistema de pequenas variações [6] em torno de um ponto é a seguinte:

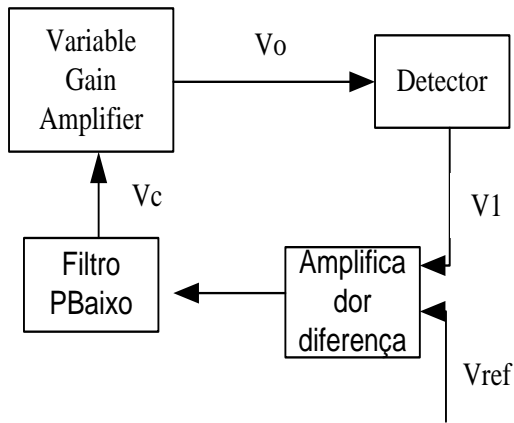


Figura 2.10: Diagrama de blocos de uma AGC pseudo-linear.

Em termos práticos, olhando para o diagrama de blocos, observa-se que existe um sinal que entra no bloco de ganho variável e cujo sinal resultante à saída passa por um bloco de detecção onde são verificados os parâmetros do sinal tais como amplitude, frequência de portadora, índice de modulação, nível médio de potência, etc... Esse sinal resultante, após ser objecto de comparação com uma tensão de referência, irá originar um sinal de controlo (V_c) que será depois responsável pelo nível de ganho que o bloco VGA irá dar ao sinal de entrada. É preciso no entanto ter em atenção o pólo proporcionado pelo filtro, o qual poderá tornar o sistema mais ou menos lento.

Como se pode perceber é um conjunto de 3 blocos, designado por RSSI (*Received Signal Strength Indication*), que efectua o controlo do ganho da AGC já que é este conjunto de blocos que irá *medir* o sinal que foi recebido e com isso fazer ajustes, através de realimentação, ao valor de ganho [15].

RSSI:

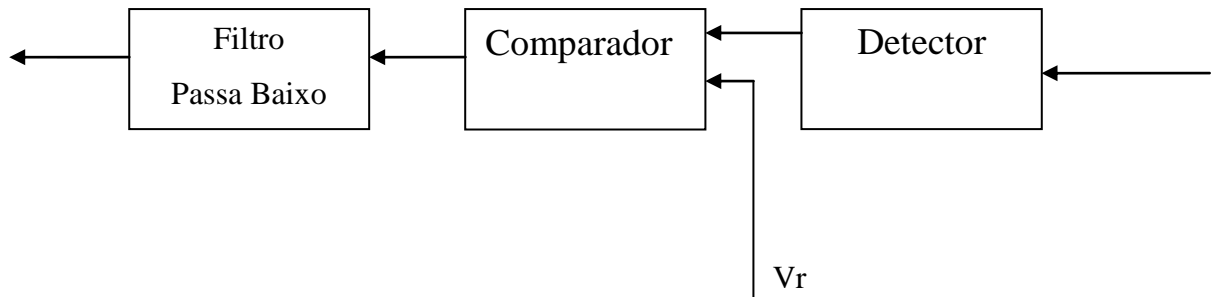


Figura 2.11: Bloco de RSSI

Com o objectivo de se ter um sistema de ganho linear em dB, o VGA escolhido poderá ser uma configuração *cascade*, em que se pode usar para o efeito dois FET com o objectivo de se ter um baixo ruído, para além da boa largura de banda às altas frequências e o bom ganho. Para o circuito de detecção basta um simples diodo, para o bloco de comparação um simples opamp e à saída deste um filtro que elimine as componentes de fora da banda 174-240 MHz.

3. Estudo de duas topologias possíveis para o VGA

3.1. Topologias do VGA

Tendo por base o objectivo de se construir um primeiro andar para o receptor de sinal de rádio com uma boa gama dinâmica definiu-se como objecto de estudo a implementação de um AGC. Para isso, o primeiro passo a ser tomado é o de estudar uma configuração para o bloco VGA que garantisse não só uma boa relação de bom ganho/baixo ruído, bem como tenha em conta o facto de se estar a trabalhar em alta frequência [11].

Dada esta questão, a de se pretender uma boa relação entre largura de banda e ganho, começou-se por se efectuar um estudo em relação a duas topologias para sinal.

3.1.1. Configuração cascode

A primeira configuração que se começou por analisar foi a *cascode* [5].

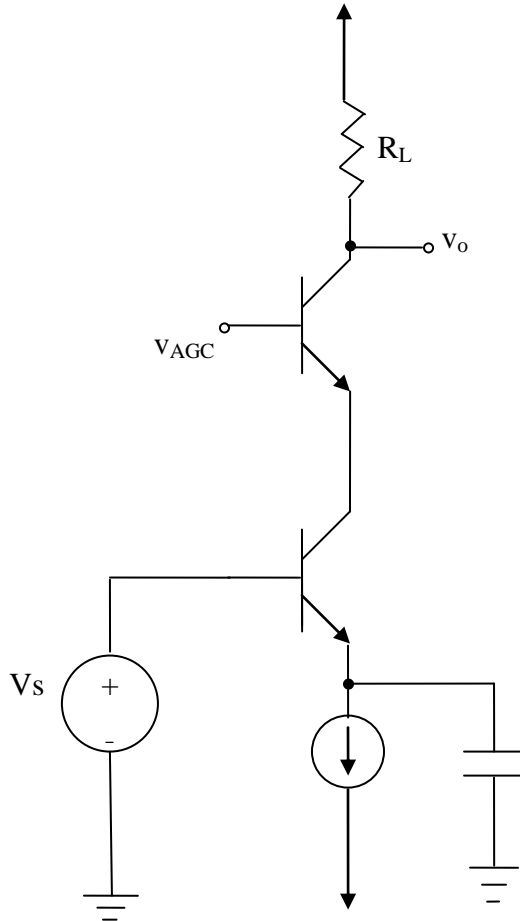


Figura 3.1: Representação de um amplificador *cascode*.

Nesta configuração constata-se o uso de dois transístores conectados: um emissor comum e o outro em base comum. Observa-se que o processo de variação de ganho é feito através da base do base comum, com o controlo da variação da tensão de polarização desse transístor, condicionando deste modo a corrente no colector e consequentemente a tensão de saída.

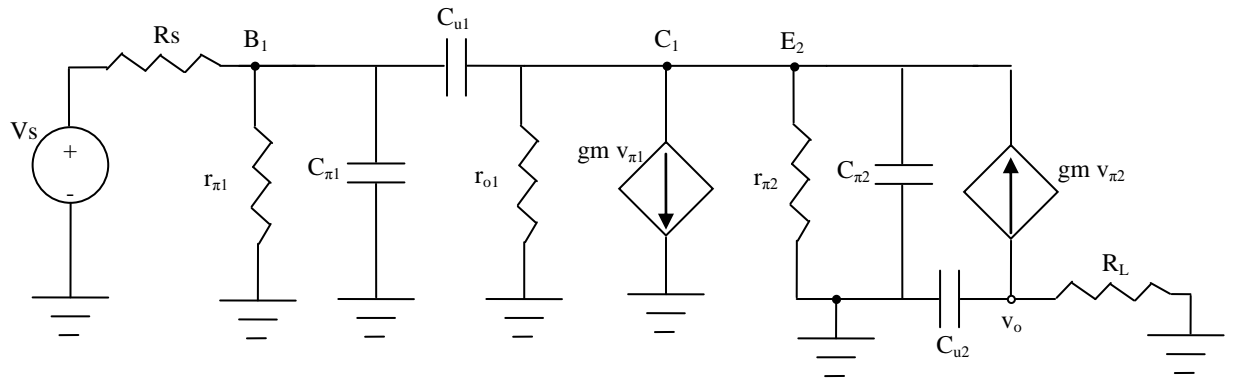


Figura 3.2: Representação de uma configuração *cascode* para sinal.

Com esta configuração garante-se o ganho de tensão sobretudo à conta do transístor emissor comum:

$$A_{v1} = g_{m1} \times (r_{o1} // R_{i2}), \text{ com } R_{i2} = r_{e2} = \frac{1}{g_{m2} + \frac{1}{r_{\pi 2}}} \approx \frac{r_{\pi 2}}{\beta_2}$$

$$A_{v1} = -g_{m1} \times \frac{r_{\pi 2}}{\beta_2}$$

Dado o facto de se estar na presença de um transístor base comum, sabe-se que no segundo andar se tem um ganho de tensão de -1. Sabe-se ainda que com esta configuração se tem $\beta_2 = \beta_1$ e consequentemente $g_{m1} = g_{m2}$, resultando daqui o seguinte ganho total de corrente:

$$A_i = A_1 \times A_2 \approx \beta_1$$

A resistência vista da saída do circuito calcula-se do seguinte modo:

$$R_{o2} = r_{o2} + r_{\pi 2} // R_{o1}$$

$$R_{o2} = r_{o2} (1 + g_{m2} // r_{o1}) = r_{o2} \left(1 + g_{m2} \times \frac{r_{\pi 2} \times r_{o1}}{r_{o1} + r_{\pi 2}} \right) = r_{o2} \left(1 + \frac{g_{m2} \times r_{o1}}{1 + \frac{g_{m2} \times r_{o1}}{\beta}} \right)$$

Se $g_m \times r_{o1} \gg \beta$ e $\beta \gg 1$, então $R_o \approx \beta \times r_{o2} // R_L$

Se o circuito não tiver um R_L , então à saída do mesmo ter-se-á o seguinte ganho de tensão:

$$A_v = g_m \times \beta r_{o2}$$

Logo aqui é possível constatar que a configuração *cascode* na sua totalidade consegue ter a vantagem de fornecer um ganho de tensão superior à de um simples emissor comum devido à elevada resistência de saída inerente à topologia

Contudo, dado estar-se a trabalhar em alta frequência, é preciso fazer uma análise em termos de largura de banda.

Devido à presença de um transístor base comum no segundo andar, verifica-se que este transístor não só não sofre do efeito de Miller como ainda fornece uma resistência de entrada de tal modo baixa que diminui drasticamente o efeito de Miller de C_{u1} , levando consequentemente a uma extensão da frequência de corte superior.

Para se comprovar esta diminuição do efeito de Miller, basta tomar atenção à impedância vista da entrada do *cascode*:

$$Z_{in} \approx \frac{1}{s(C_\pi + C_{u1}(1 - A_{v1}))}$$

(Nota: nestes cálculos é tomado em linha de conta que um efeito de r_π é minimizado pelo aumento de influência que as componentes capacitivas tem na impedância de entrada à medida que se vai subindo na frequência.)

$$\tau = R_o(C_{u2} + C_L)$$

$$\tau = R_{in}(C_{\pi1} + 2C_{u1})$$

Dado o cálculo feito para Av1, fica fácil perceber que $C_{in} = C_{\pi} + 2 \times C_{u1}$ e como tal:

$$Z_{in} \approx \frac{1}{s(C_{\pi} + 2 \times C_{u1})}$$

Assim, embora se faça sentir o efeito, o aumento da frequência acaba por não ter tanto impacto na largura de banda, já que esse mesmo impacto é minimizado ao reduzir-se o efeito das capacidades intrínsecas do primeiro transístor. Uma forma possível de neutralizar este efeito passaria pela utilização de condensadores que tivessem o mesmo valor que as capacidades intrínsecas dos transístores em série com um inversor de fase e em paralelo com as respectivas capacidades de quem se pretende anular o efeito.

Para o cálculo da frequência de corte superior é preciso ter em conta o efeito de 3 pólos. Pelo método das constantes de tempo, observa-se a possível influência da saída do *cascode* através do seguinte pólo: $\tau = R_o(C_{u2} + C_L)$

Devido à entrada do *cascode* obtém-se o seguinte pólo: $\tau = R_{in}(C_{\pi1} + 2C_{u1})$.

Existe ainda um terceiro pólo proporcionado pela ligação na saída do emissor comum à entrada do base comum: $\tau = r_{e2} \times C_{\pi2}$.

A frequência de corte superior é definida pelo resultado de um destes pólos ser dominante, isto é, tem um valor consideravelmente superior aos outros dois, tendo um impacto decisivo na diminuição do valor da frequência de corte.

$$f_H = \frac{1}{2\pi(r_{e2} \times C_{\pi2} + R_o(C_{u2} + C_L) + R_{in}(C_{\pi1} + 2C_{u1}))}$$

Caso se tenha uma resistência de entrada no *cascode* muito baixa, verifica-se que possivelmente será o pólo à saída da configuração a dominar, já que normalmente é com o valor da resistência da saída que se pode também variar o ganho, que se pretende cada vez maior, e a resistência de entrada do base comum que é normalmente muito baixa.

3.1.2. Par diferencial

Outra solução possível para a concepção de um VGA é a utilização de um par diferencial.

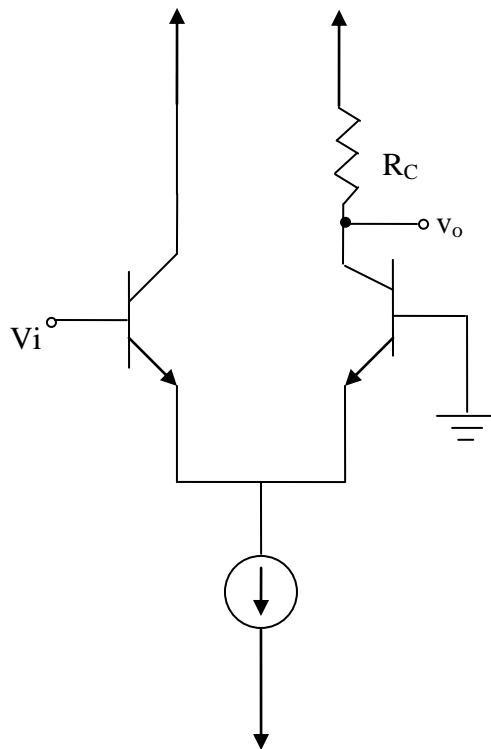


Figura 3.3: Representação de um par diferencial desbalanceado

Constata-se no entanto que o par diferencial sofre da particularidade de ser desbalanceado, isto é, devido ao facto de apenas um dos transístores ter uma resistência no colector. Tal deve-se ao facto de querer eliminar o impacto as capacidades resultantes do teorema de Miller teria logo no primeiro transístor do circuito e da consequente influência deste na resposta do circuito em frequência. Deste modo resulta igualmente uma queda do ganho de tensão para metade do que seria se ele estivesse balanceado.

A representação de um par diferencial em termos de sinal é feita da forma que se vê a seguir:

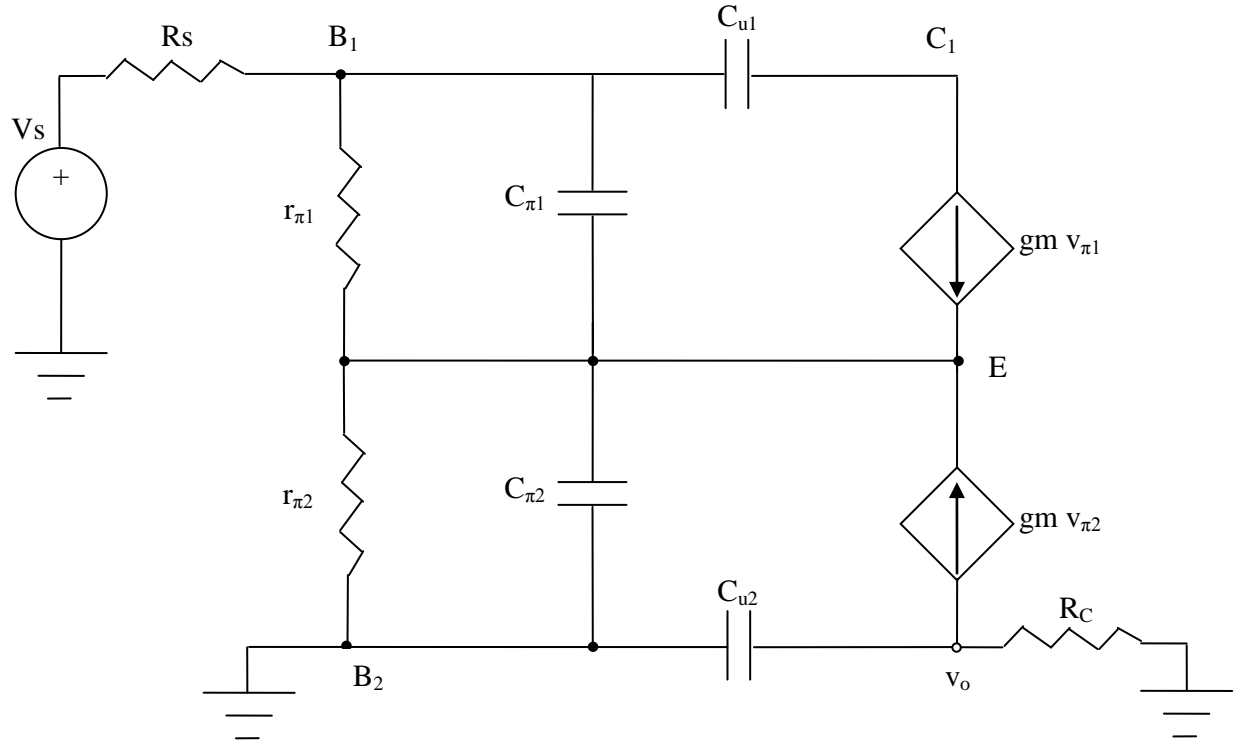


Figura 3.4: Representação de sinal da configuração diferencial

Por uma questão de facilitar os respectivos cálculos, a representação pode ainda ser mais simplificada, resultando no esquema final:

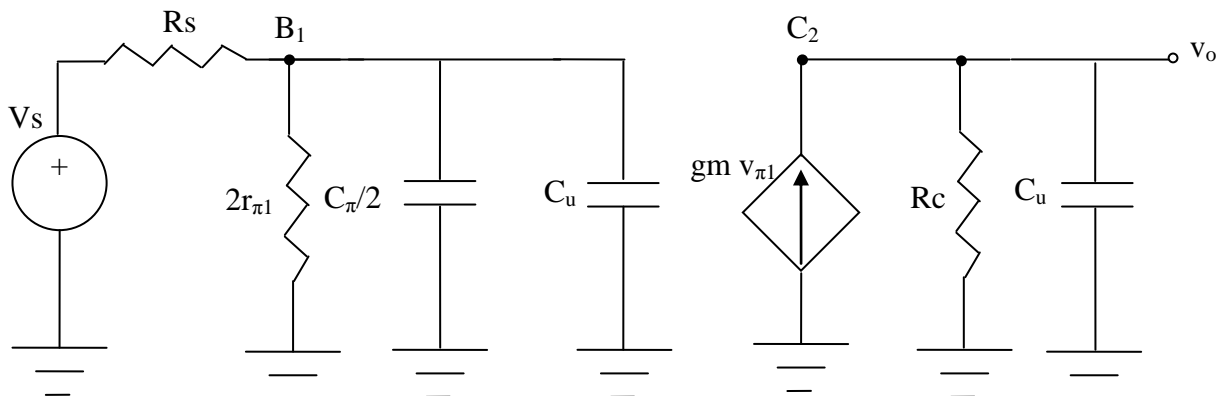


Figura 3.5: Representação simplificada da configuração diferencial para sinal.

Em termos de ganho de tensão, esta configuração tem à saída:

$$A_v = \frac{1}{2} g_m R_o, \text{ onde } R_o = r_o // R_C$$

Em termos de resposta em frequência, nesta configuração constata-se a existência de dois pólos. Devido à entrada tem-se $\tau = R_{in} (C_{\pi 1} / 2 + C_{u1})$ onde $R_{in} = 2r_{\pi} // R_{BASE}$ e devido à saída $\tau = R_{out} \times C_{u2}$.

Tal como na configuração *cascade* é o pólo proporcionado à entrada pelas capacidades intrínsecas que normalmente acaba por ser dominante e definir a frequência de corte. Verifica-se no entanto que face à configuração *cascade* o efeito de Miller à entrada nesta configuração é mais reduzido e como tal à partida é um factor menos limitativo no que toca à definição da frequência de corte superior.

3.2. Propagação do ruído nas duas topologias

Após a apresentação de duas configurações para o VGA e o respectivo estudo de sinal nas mesmas convém ainda efectuar uma análise às mesmas em relação à sua propagação de ruído.

3.2.1. Configuração *cascode*

A representação com as fontes de ruído para a configuração *cascode* pode ser exemplificada da seguinte forma:

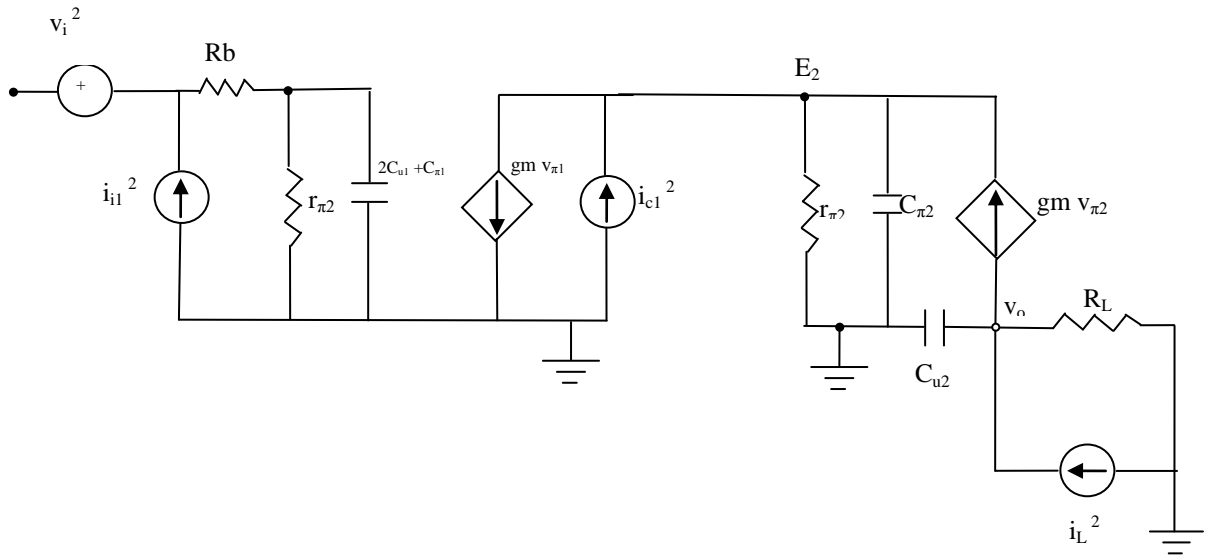


Figura 3.6: Propagação de ruído na configuração cascode.

Desprezando R_b e considerando um caso em que se tenha uma fonte de sinal de entrada v_i com uma resistência R_s , verifica-se o seguinte impacto das fontes de ruído à saída da configuração:

Ruído à saída devido a v_i ²:

$$v_{01}^2 = gm^2 \times R_L^2 \times \left[\frac{((C_{\pi 1} + 2C_{u1}) // r_{\pi})}{((C_{\pi 1} + 2C_{u1}) // r_{\pi}) + R_S} \right]^2 \times v_i^2$$

Ruído à saída devido a i_i ²:

$$v_{02}^2 = gm^2 \times R_L^2 \times \left[\frac{[(C_{\pi 1} + 2C_{u1}) // r_{\pi}]^2 \times R_S^2}{[(C_{\pi 1} + 2C_{u1}) // r_{\pi}) + R_S]^2} \right] \times i_i^2$$

Ruído à saída devido a i_{C1} ²:

$$v_{03}^2 = i_{C1}^2 \times R_L^2$$

Ruído à saída devido a i_L ²:

$$v_{04}^2 = i_L^2 \times R_L^2$$

Na totalidade obtém-se à saída:

$$v_0^2 = v_{01}^2 + v_{02}^2 + v_{03}^2 + v_{04}^2 =$$

$$v_0^2 = gm^2 \times R_L^2 \times \left[\frac{((C_{\pi 1} + 2C_{u1}) \times r_{\pi})}{((C_{\pi 1} + 2C_{u1}) + r_{\pi}) + R_S} \right]^2 (i_i^2 \times R_S^2 + v_S^2) + (i_L^2 + i_{C1}^2) \times R_L^2 =$$

$$\frac{v_0^2}{\Delta f} = gm^2 \times R_L^2 \times \left[\frac{((C_{\pi 1} + 2C_{u1}) \times r_{\pi})}{((C_{\pi 1} + 2C_{u1}) + r_{\pi}) + R_S} \right]^2 (2qI_i \times R_S^2 + 4KT \times R_S) + \left(\frac{4KT}{R_L} + 2qI_{C1} \right) \times R_L^2$$

3.2.2. Configuração par diferencial

Relativamente a esta configuração, e considerando para o efeito uma fonte de entrada v_i com resistência R_s , obtém-se a seguinte representação:

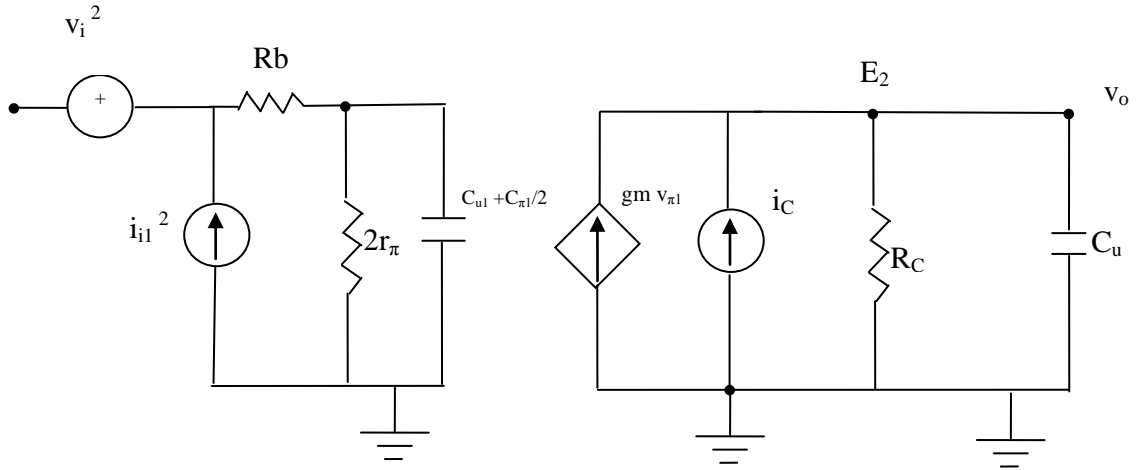


Figura 3.7: Propagação de ruído na configuração diferencial

Ruído à saída devido a v_i :

$$v_{o1}^2 = \left[\frac{1}{2} \right]^2 g_m^2 \times R_L^2 \times \left[\frac{(2r_\pi // (\frac{C_{\pi1}}{2} + C_{u1}))}{R_s + (2r_\pi // (\frac{C_{\pi1}}{2} + C_{u1}))} \right]^2 \times v_i^2$$

Ruído à saída devido a i_i :

$$v_{o2}^2 = \left[\frac{1}{2} \right]^2 g_m^2 \times R_L^2 \times \left[\frac{(2r_\pi // (\frac{C_{\pi1}}{2} + C_{u1}))}{R_s + (2r_\pi // (\frac{C_{\pi1}}{2} + C_{u1}))} \right]^2 \times R_s^2 \times i_i^2$$

Ruído à saída devido a i_C ²:

$$v_{03}^2 = i_C^2 \times R_C^2$$

À saída obtém-se a seguinte potência de ruído:

$$v_0^2 = v_{01}^2 + v_{02}^2 + v_{03}^2 =$$

$$v_0^2 = gm^2 \times R_L^2 \times \left[\frac{(2r_\pi // (\frac{C_{\pi 1}}{2} + C_{u1}))}{R_S + (2r_\pi // (\frac{C_{\pi 1}}{2} + C_{u1}))} \right] (i_i^2 \times R_S^2 + v_S^2) + i_L^2 \times R_L^2 =$$

$$\frac{v_0^2}{\Delta f} = gm^2 \times R_L^2 \times \left[\frac{(2r_\pi // (\frac{C_{\pi 1}}{2} + C_{u1}))}{R_S + (2r_\pi // (\frac{C_{\pi 1}}{2} + C_{u1}))} \right] (2qI_i \times R_S^2 + 4KT \times R_S) + \frac{4KT}{R_L} \times R_L^2$$

Conclui-se desta forma que a potência de ruído produzida à saída pela configuração par diferencial é menor que no caso da configuração *cascade*.

No entanto, tendo em conta os prós e os contras, acabou por se seleccionar a configuração *cascade* para ser utilizada como VGA. Esta configuração garante, para além de um maior ganho, uma boa resposta em frequência.

4. Projecto de um AGC

Tendo por base a análise apresentada no capítulo anterior é feito neste a projecção de um circuito de um AGC. Este obedece ao seguinte esquema:

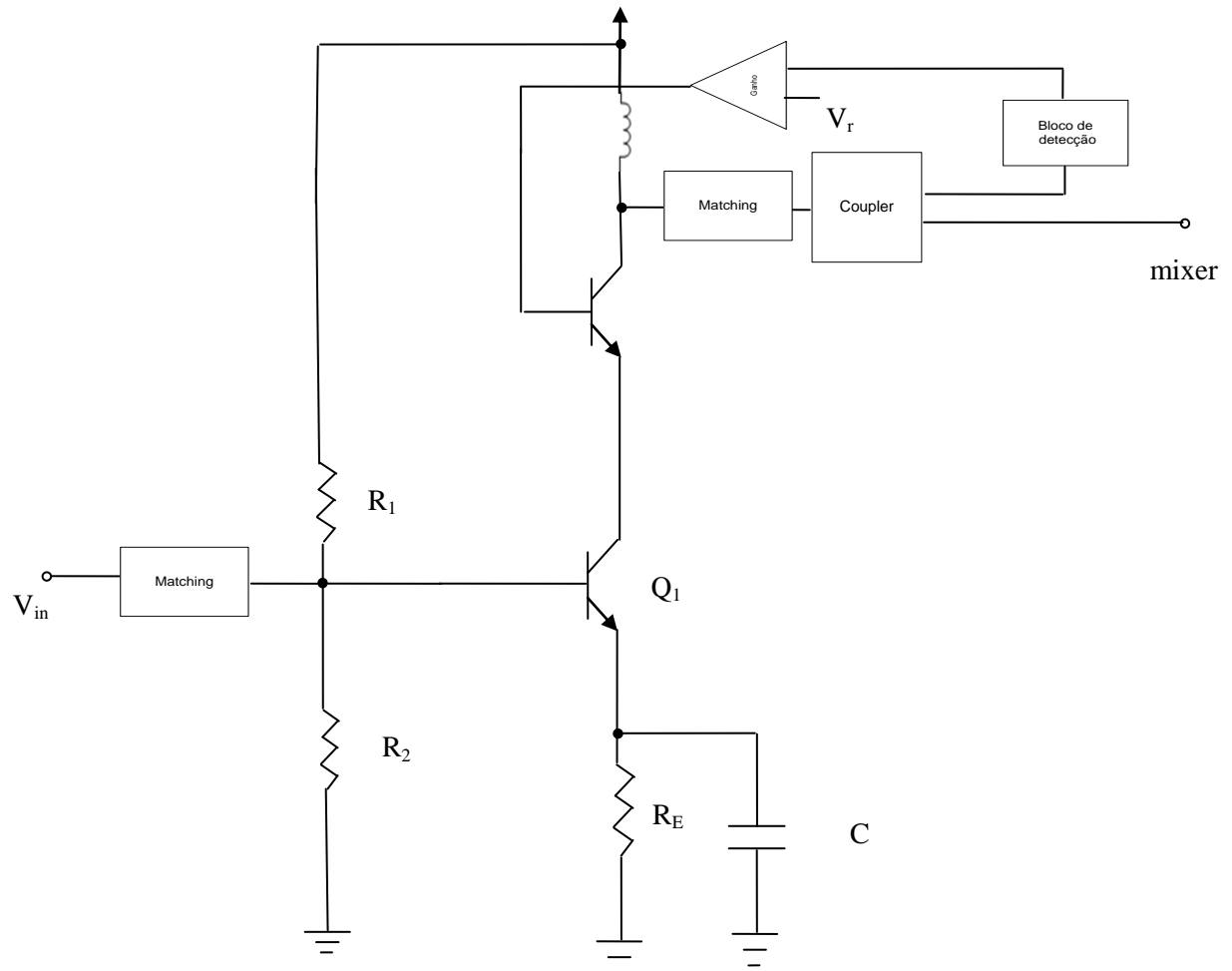


Figura 4.1: Esquema genérico do AGC com os diferentes blocos: VGA, bloco de detecção de potência e amplificador diferencial.

Após a escolha do tipo de configuração, que como já foi visto anteriormente foi a *cascode*, procedeu-se à implementação da mesma. Para isso, para além dos cálculos que foram feitos, recorreu-se ainda ao software ADS de forma a projectar o circuito, a simulá-lo e a optimizá-lo.

4.1. Implementação do VGA

4.1.1. Factor de ruído

Numa primeira fase recorreu-se ao sistema ADS para se testar individualmente o transístor de baixo custo que se tinha para o efeito, o BFS17.

Sabia-se que o objectivo nesta altura era procurar obter um primeiro andar com o mínimo ruído possível e ao mesmo tempo com o maior ganho possível. Portanto, em circunstâncias normais, o procedimento habitual com um simples amplificador seria começar por escolher o ponto de polarização de I_C em função da criação do menor ruído possível. Em termos práticos tal não aconteceu neste trabalho porque para além do baixo ruído desejado interessava garantir um ganho variável que também pudesse ser também o maior possível e este, com a configuração que havia sido escolhida, era directamente proporcional ao valor da corrente I_C dos transístores.

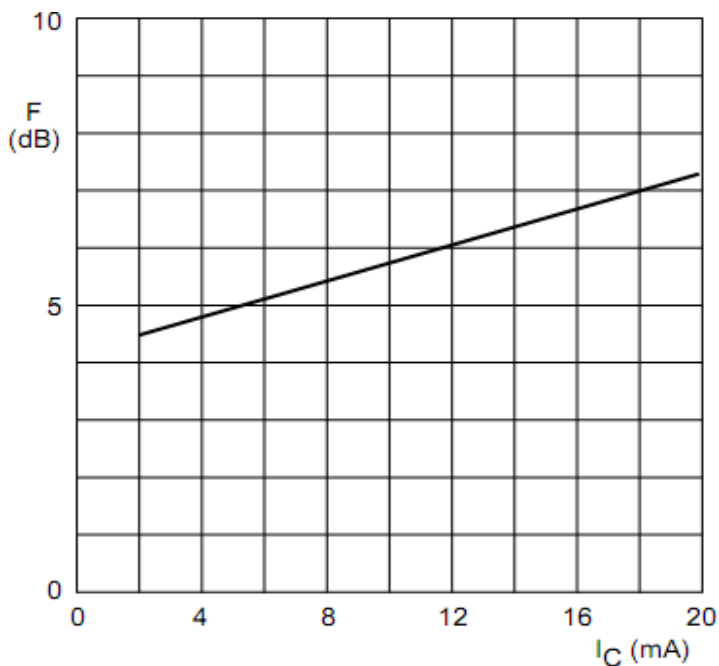


Figura 4.2: Recta do factor de ruído em dB em função da corrente I_C .

Assim, através da análise do factor de ruído em função da corrente no datasheet, constata-se que o factor de ruído não varia muito em função da corrente e deste modo a

situação de alguma aleatoriedade na escolha do ponto de polarização de I_c em função do factor de ruído não é crítica.

4.1.2. Polarização do circuito

Após a escolha de uma configuração cascode para implementação do VGA, procedeu-se ao desenho do respectivo circuito para posterior implementação.

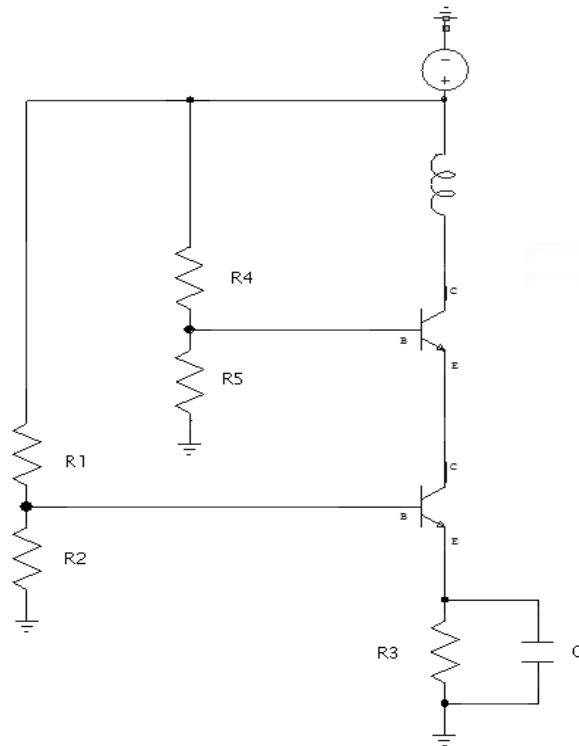


Figura 4.3: VGA baseado na configuração cascode.

Para tornar a corrente do emissor do transístor Q1 mais insensível à temperatura e à variação de β tem-se como condições de polarização do circuito $V_{BB} \gg V_{BE}$, $R_E \gg \frac{R_B}{\beta + 1}$,

assumindo-se igualmente uma solução de compromisso com a corrente do divisor resistivo R1 e R2 de modo a ter-se uma corrente inferior a I_E e superior a $0.1 I_E$.

Considera-se ainda para uma boa polarização dos transístores se tem $V_{CE} \approx \frac{V_{CC}}{3}$.

Escolhendo um valor de $V_E=2$ e considerando-se um $V_{CC}=12V$, obtém-se o seguinte divisor resistivo R1 e R2:

$$2.7 = 12 \times \frac{R_2}{R_2 + R_1}, \text{ donde escolhendo-se } R_2=1k \text{ se obtém } R_1=3k3.$$

Face ao valor de V_E anteriormente escolhido e com o intuito de se ter uma corrente no emissor de aproximadamente 20mA escolheu-se um $R_E=100$ (considerou-se $\beta \approx 100$).

Para a escolha do valor do condensador C levou-se em linha de conta que este iria determinar a frequência de corte inferior do circuito. Considerando que a frequência a que interessa trabalhar é acima dos 200MHz (mais concretamente a 222.5MHz), pode-se considerar esta como sendo a frequência de corte inferior. Daqui, obtém-se:

$$f_{Cinf} = \frac{1}{2\pi R_{eq} C}, \text{ onde } R_{eq} = R_E // r_E \text{ e } r_E = \frac{1}{g_m}$$

Considerando-se $f_C=200MHz$ e $r_E = \frac{1}{g_m} = \frac{25mV}{20mA} = 1.25\Omega$ obtém-se um

condensador de $C=64nF$. Se o valor do condensador aumentar constata-se que a frequência de corte inferior diminui, o que no caso em questão não é grave já que os próprios filtros de adaptação à entrada e saída do circuito irão depois definir a banda de frequências que interessam para o circuito. Em termos de simulação e depois mais tarde em termos práticos escolheu-se usar um condensador de 1uF.

A frequência de corte superior da configuração como já foi dito antes irá ser dependente das características intrínsecas dos próprios transístores [11]. Considerando-se a entrada e saída desta configuração como adaptadas a 50Ω obtém-se a seguinte frequência de corte:

$$f_{CSup} = \frac{1}{2\pi(R_{Signal}(C_{\pi1} + 2C_{u1}) + C_{\pi1}r_{E2} + R_L(C_{u2} + C_L))}$$

Considerando-se que C_u e C_π dos transístores são da mesma ordem de grandeza e considerando que $R_{Signal} = R_L = 50\Omega$ e $r_{E2} = 1.25\Omega$, fica-se com a seguinte expressão final a relacionar a frequência de corte superior do circuito com as capacidades intrínsecas do mesmo:

$$f_{CSup} \simeq \frac{1}{2\pi(50(C_{\pi1} + 2C_{u1}) + 50(C_{u2} + C_L))}$$

Em termos de ganho, esta configuração oferece-nos os seguintes resultados:

$$A_v = A_{v1} \times A_{v2} = g_m \times R_o, \text{ c/ } R_o = \beta r_{o2} // 50 \text{ (considerando } r_{o1} \gg \beta \text{ e } \beta \gg 1)$$

$$A_v = \frac{20mA}{25mV} \times 50 = 40V/V$$

Após estes cálculos, fez-se a selecção dos valores das resistências R4 e R5 considerando uma tensão na base do transístor, que ambas ajudam a polarizar, de 9V. Para o efeito escolheu-se R4=2k e R5=6k2.

Por fim, adicionaram-se dois condensadores ao circuito, um para a entrada e outro para a saída, com o intuito de se levar o mesmo a um analisador de quadripolos para posterior adaptação. Entretanto, fez-se a simulação do circuito no ADS para se testar os valores que haviam sido calculados.

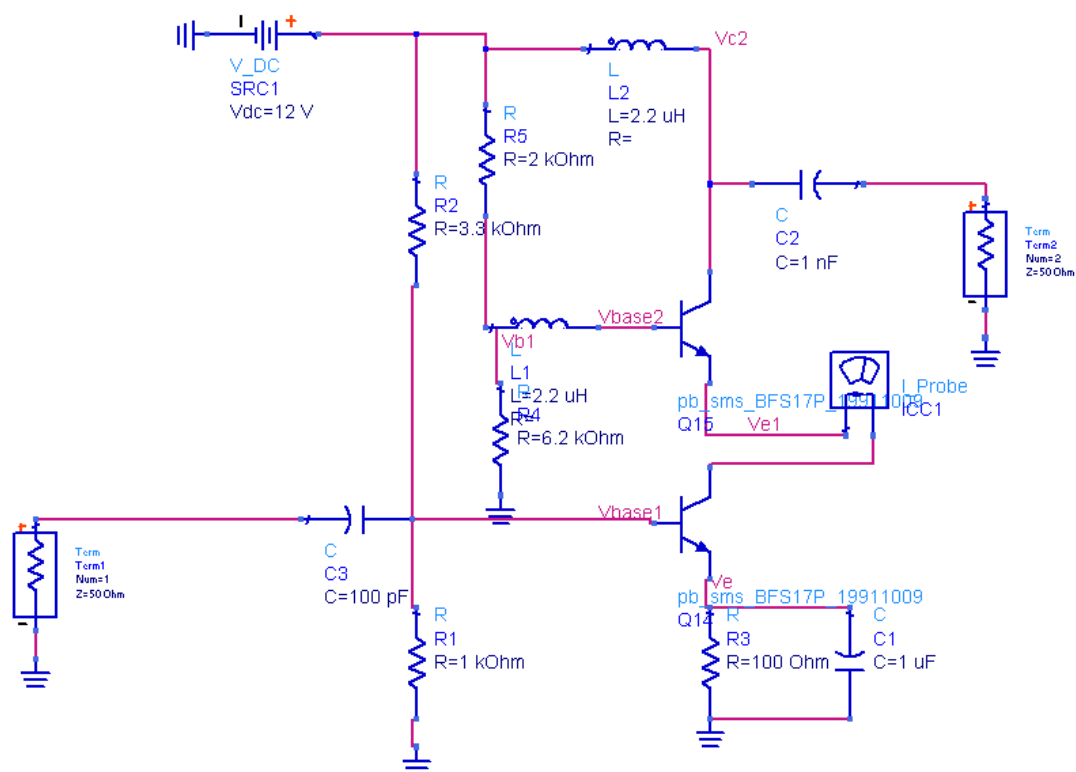


Figura 4.4: Esquema do amplificador simulado no ADS.

Do esquema simulado resultaram os seguintes valores:

freq	ICC1.i	Ve	Vbase1	Vbase2
0.0000 Hz	17.73 mA	1.795 V	2.624 V	8.734 V

Tabela 4.1: Tensões resultantes da polarização do amplificador.

Através dos resultados obtidos na simulação constata-se algumas diferenças relativamente aos valores projectados através de cálculos. Verifica-se uma diferença de cerca de 0.2V para a tensão do emissor do transístor emissor comum e tal é justificado por uma diferença de tensão entre a base e o emissor acima dos 0.7V considerados nos cálculos teóricos. Obviamente que isso implicará uma pequena diminuição no ganho do circuito, consequência da diminuição da corrente de colectador. Essa diferença de corrente entre o calculado e a obtida em simulação acontece porque se considerou $\beta \approx 100$ quando este na realidade e para efeitos de simulação é de 90.

Relativamente a testes de polarização do circuito, simulou-se ainda a variação da tensão na base para ver os efeitos na variação na corrente do transístor e consequentemente no ganho:

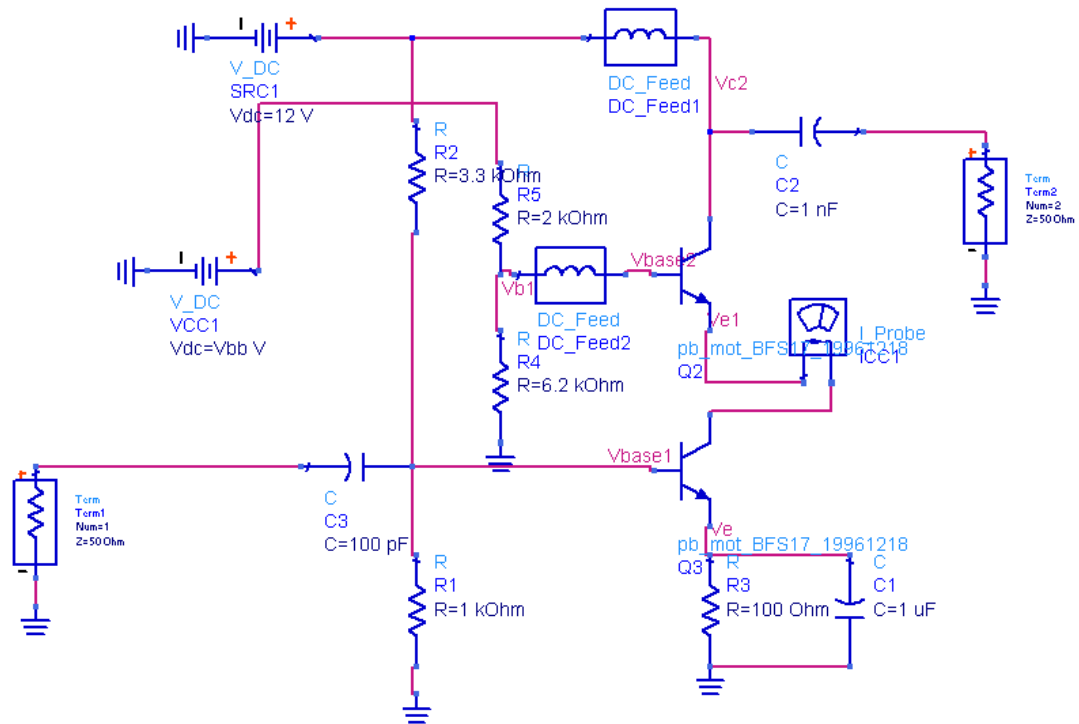


Figura 4.5: Esquema em que o parâmetro de tensão Vbb é variado.

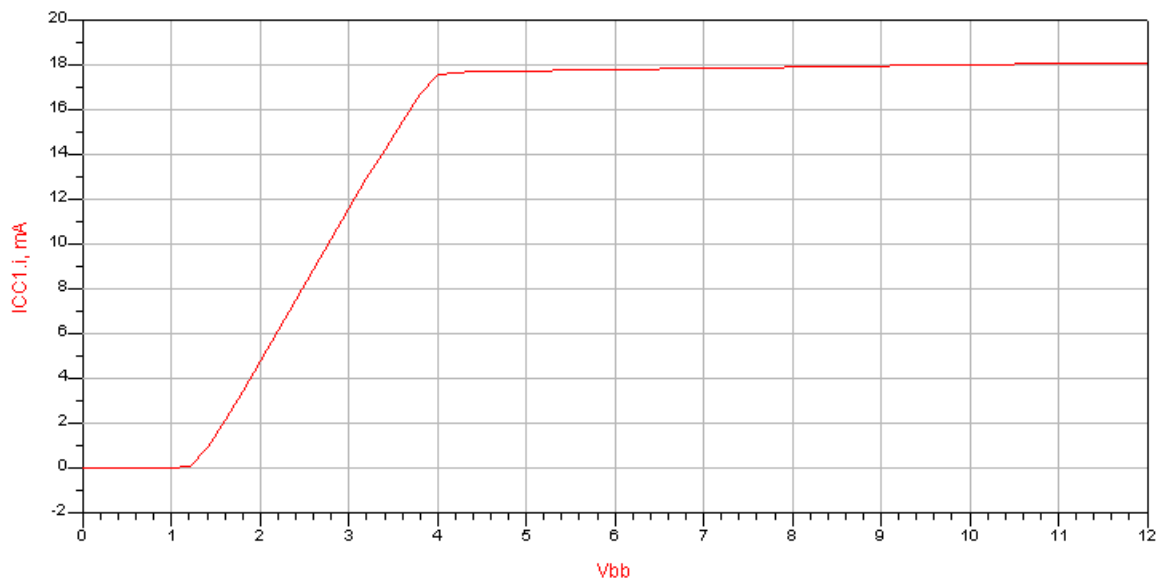


Figura 4.6: Variação da corrente em função da tensão que alimenta a base

Dado o tipo de tarefa em que está a trabalhar, não faz grande sentido falar-se em ganhos de tensão mas sim em ganhos de potência. No entanto convém referir que o ganho de tensão obtido neste caso estará algo longe dos 40V/V projectados teoricamente. Tal deve-se não só à diminuição da corrente de colector, mas sobretudo ao facto de à frequência a que se está a trabalhar o efeito da realimentação interna dos transístores já ser bem maior do que aquela que existe a baixa frequência e consequentemente o ganho da configuração diminui. Convém ainda referir que para efeitos de cálculo do mesmo ganho foi usado um $V_t=25\text{mV}$, quando este na prática poderá ser maior.

4.1.3. Estabilidade do amplificador

Embora um dos motivos que tenha levado a escolher o circuito cascode tenha sido a estabilidade inerente da própria configuração, convinha de todo confirmar a estabilidade do circuito para saber se poderíamos fazer adaptação conjugada que, como é sabido, é aquela que permite um maior ganho de transdução.

Assim, efectuou-se um estudo relativamente à estabilidade do circuito. Para isso considerou-se o factor de estabilidade k e o valor de Δ (teste do factor de Stern) [1].

Sabe-se que:

$$\Delta = S_{11} \times S_{22} - S_{12} \times S_{21}$$

$$k = \frac{1 - |S_{11}|^2 - |S_{21}|^2 + |\Delta|^2}{2|S_{12} \times S_{21}|}$$

Considerando-se S_{11} e S_{22} inferiores a 1 sabe-se que caso $k > 1$ e $|\Delta| < 1$ está-se perante numa situação de estabilidade incondicional. Caso uma dessas condições não ocorra, então o amplificador é potencialmente instável e nesse caso deverá ter-se atenção à adaptação do circuito à fonte e a à carga, sob pena do circuito entrar em oscilação.

Os resultados obtidos foram os seguintes:

freq	Zin	Zout	delta	k
200.0 MHz	18.213 / -52.242	259.106 / -20.207	0.385	1.103
201.0 MHz	18.131 / -52.079	258.944 / -20.173	0.385	1.106
202.0 MHz	18.050 / -51.915	258.785 / -20.138	0.385	1.109
203.0 MHz	17.970 / -51.752	258.627 / -20.105	0.384	1.113
204.0 MHz	17.891 / -51.588	258.471 / -20.071	0.384	1.116
205.0 MHz	17.813 / -51.425	258.317 / -20.039	0.384	1.119
206.0 MHz	17.736 / -51.260	258.165 / -20.006	0.384	1.122
207.0 MHz	17.659 / -51.096	258.015 / -19.975	0.384	1.126
208.0 MHz	17.583 / -50.932	257.866 / -19.943	0.383	1.129
209.0 MHz	17.508 / -50.767	257.719 / -19.912	0.383	1.132
210.0 MHz	17.434 / -50.602	257.574 / -19.882	0.383	1.135
211.0 MHz	17.360 / -50.437	257.430 / -19.852	0.383	1.138
212.0 MHz	17.288 / -50.271	257.288 / -19.822	0.383	1.141
213.0 MHz	17.216 / -50.105	257.147 / -19.793	0.383	1.144
214.0 MHz	17.145 / -49.940	257.008 / -19.765	0.382	1.147
215.0 MHz	17.074 / -49.774	256.871 / -19.737	0.382	1.150
216.0 MHz	17.004 / -49.607	256.735 / -19.709	0.382	1.153
217.0 MHz	16.935 / -49.441	256.600 / -19.681	0.382	1.157
218.0 MHz	16.867 / -49.274	256.467 / -19.655	0.382	1.160
219.0 MHz	16.799 / -49.107	256.335 / -19.628	0.382	1.162
220.0 MHz	16.732 / -48.940	256.205 / -19.602	0.381	1.165
221.0 MHz	16.666 / -48.773	256.076 / -19.576	0.381	1.168
222.0 MHz	16.600 / -48.605	255.949 / -19.551	0.381	1.171
223.0 MHz	16.535 / -48.438	255.822 / -19.526	0.381	1.174
224.0 MHz	16.471 / -48.270	255.697 / -19.502	0.381	1.177
225.0 MHz	16.407 / -48.102	255.573 / -19.478	0.381	1.180
226.0 MHz	16.344 / -47.934	255.451 / -19.454	0.380	1.183
227.0 MHz	16.282 / -47.765	255.330 / -19.430	0.380	1.186
228.0 MHz	16.220 / -47.597	255.210 / -19.408	0.380	1.189
229.0 MHz	16.159 / -47.428	255.091 / -19.385	0.380	1.191
230.0 MHz	16.098 / -47.259	254.973 / -19.363	0.380	1.194

Tabela 4.2: Valores de k e $|\Delta|$ resultantes da simulação relativamente à estabilidade do amplificador.

Face aos resultados obtidos conclui-se que o circuito é incondicionalmente estável, até mesmo fora da banda de trabalho.

4.1.4. Adaptação do amplificador

Perante uma situação de estabilidade incondicional está-se à vontade para se proceder à adaptação de maneira a ter-se a maior transferência de potência entre a fonte e o amplificador e entre este a carga, sem correr o risco do circuito entrar em oscilação.



Figura 4.7: Diagrama de blocos do amplificador para sua adaptação.

O princípio básico para a melhor adaptação (transferência da máxima potência disponível para a carga) [2] consiste em usar as malhas de adaptação à entrada e a saída de modo a que:

$$\Gamma_{in} = \Gamma_S^*$$

$$\Gamma_{out} = \Gamma_L^*$$

No caso em questão tem-se na carga e na fonte impedâncias de 50Ω . Logo a construção das malhas de adaptação à entrada e a saída do amplificador visa alterar as impedâncias vistas da entrada e de saída do circuito para esse valor.

Uma forma simples de fazer a adaptação é considerar-se o caso unilateral ($S_{12}=0$) e usar-se a carta de Smith para fazer as respectivas adaptações de forma independente à entrada e a saída do amplificador para os 50Ω . No entanto, na prática constatar-se-á que esse método embora simples não é de todo exacto pois na prática existe sempre realimentação interna proporcionada com $S_{12} \neq 0$ e que leva a que no processo de adaptação à entrada e a saída não exista total independência entre elas [9].

Em termos de simulação procurou-se fazer uma análise simplista através da carta de Smith para se ter uma razoável noção de como seria o circuito, para depois se recorrer ao software ADS que nos auxiliaria a fazer uma correcta afinação dos valores dos componentes das malhas de adaptação com o intuito de otimizar a máxima adaptação [13].

Com este procedimento obteve-se o seguinte circuito final e consequentes resultados:

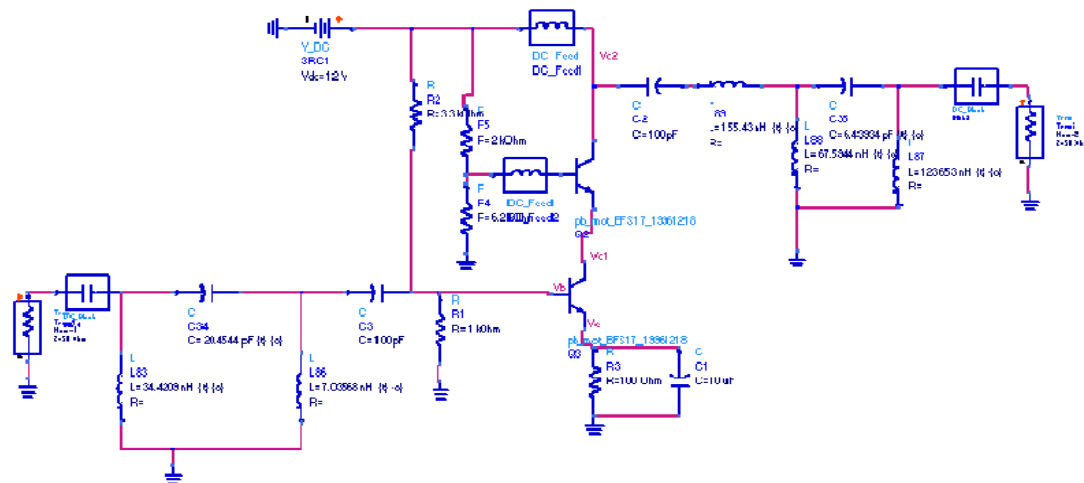


Figura 4.8: Circuito do amplificador com adaptação.

C34.C	C35.C	L83.L	L86.L	L87.L	L88.L	L89.L
1.885E-11	6.465E-12	2.708E-8	6.265E-9	6.496E-8	6.220E-8	1.634E-7

Tabela 4.3: Conjunto de valores dos compoentes das malhas de adaptação

freq	dB(S(1,1))	dB(S(1,2))	dB(S(2,2))
	optIter=0	optIter=0	optIter=0
220.0 MHz	-27.696	-28.386	-32.249
221.0 MHz	-29.748	-28.376	-34.251
222.0 MHz	-32.248	-28.366	-36.446
223.0 MHz	-35.514	-28.357	-38.752
224.0 MHz	-40.389	-28.349	-40.803
225.0 MHz	-51.094	-28.340	-41.810
226.0 MHz	-48.805	-28.332	-41.340
227.0 MHz	-40.292	-28.325	-40.040
228.0 MHz	-36.255	-28.317	-38.617
229.0 MHz	-33.631	-28.310	-37.340
230.0 MHz	-31.709	-28.302	-36.254

Tabela 4.4: Conjunto de valores que comprovam que comprovam uma boa adaptação

Como é evidente pode-se dizer que a adaptação é muito boa pois em RF costuma-se considerar os valores máximos de S_{11} e/ou S_{22} de -10dB como próprios de uma razoável adaptação.

Para o ganho de potência foram tirados os seguintes resultados:

freq	PwrGain1
	optIter=6
224.5 MHz	23.225
225.5 MHz	23.178
226.5 MHz	23.130
227.5 MHz	23.081

Tabela 4.5: Conjunto de valores do ganho de potência resultante

Após a projecção fizeram-se duas simulações para se avaliar qualitativamente o desempenho do amplificador.

A primeira análise foi feita relativamente foi a de 1 tom, com a qual se testou compressão de ganho:

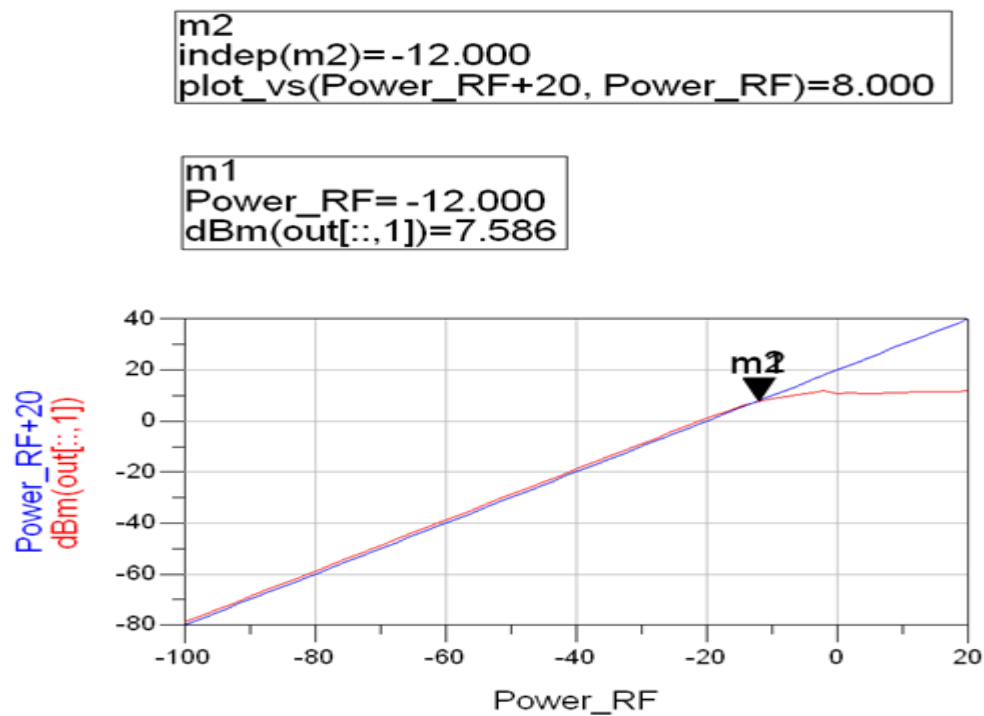


Figura 4.9: Resultados relativamente a testes da compressão de ganho

Como se pode ver através dos resultados o ganho começa a diminuir a partir do valor de -10dBm na potência de entrada. Este valor embora não seja propriamente bom (para o trabalho em questão o mínimo ideal seria de 0dBm) não irá afectar de modo significativo os resultados.

Seguidamente foi feita uma análise de dois tons, através da qual se tentou medir o IP3. O valor medido tal como se pode ver no esquema seguinte foi muito bom (18dBm) para as pretensões iniciais já que se garantiu que o limite superior da gama dinâmica do sistema não limitaria o objectivo de ter a AGC a funcionar com limite superior de 0dBm.

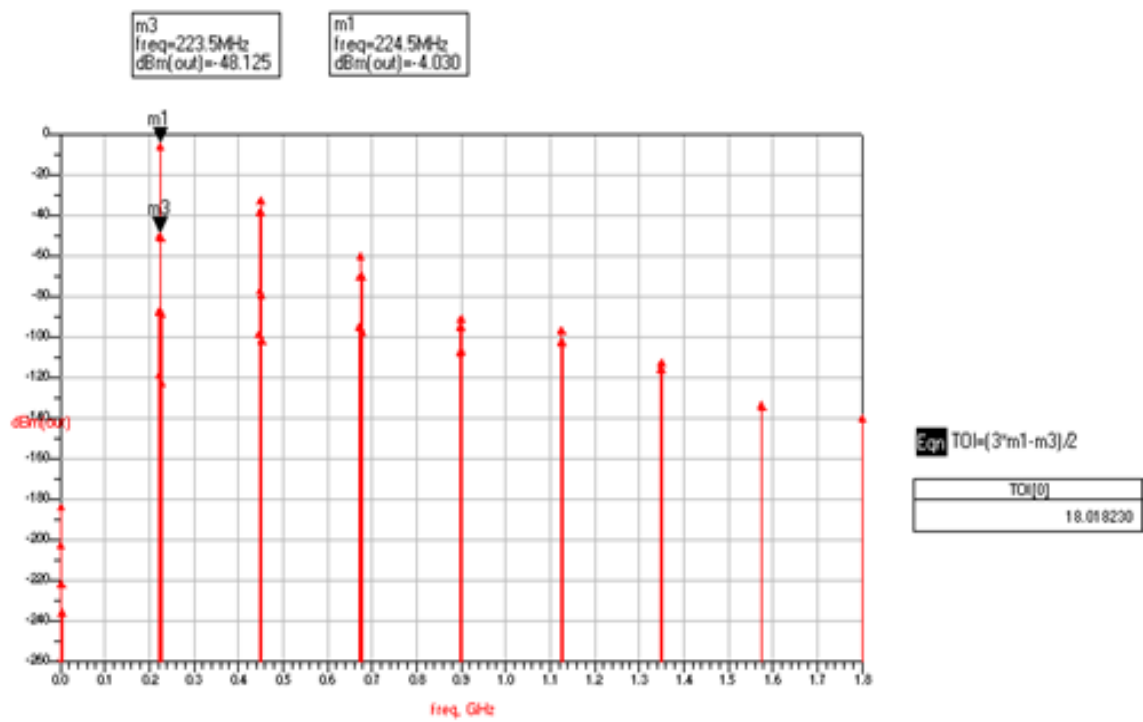


Figura 4.10: Testes relativamente ao IP3 feitos com 2 tons.

4.2. Regulação do ganho de tensão através do transístor base comum do cascode

Depois do desenho da base da AGC, o amplificador, falta dotar ao circuito de condições de poder variar o ganho do mesmo. Tal como está patenteado na figura 4.1, após a saída do VGA pretende-se que o sinal passe por um acoplador direccionado, do qual se extrai uma porção do sinal com o intuito de se medir a potência do sinal existente à entrada. É essa amostra que após um conjunto de blocos de operações que irá permitir permitir dar mais ou menos ganho ao VGA consoante a necessidade.

Em termos de blocos, o circuito que se pretende construir é explicado do seguinte modo:

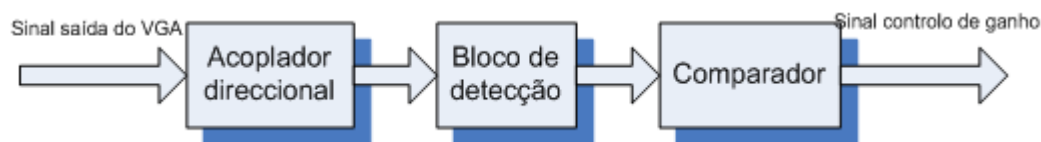


Figura 4.11: Diagrama de blocos do circuito que controla o ganho do VGA.

4.2.1. Blocos de detecção e comparação

O bloco de detecção foi idealizado no sentido de medir a potência média do sinal que entrava no receptor e deste modo proceder-se ao ajuste de ganho na AGC. Para isso, para fazer a detecção, resolveu-se usar um díodo de Schottky e um condensador [14].

A ideia inicial passava pelo uso do acoplador para se retirar uma amostra de sinal e a partir dela fazerem-se as operações que se achassem convenientes. Contudo, face ao baixo valor do ganho de compressão do misturador, resolveu-se inverter os portos de saída do acoplador. Para o misturador era retirada uma amostra do sinal que entrava no receptor e este quase na sua totalidade ia para o bloco de detecção. Desta maneira garantia-se não só uma atenuação da potência do sinal que ia para o misturador bem como se reduzia o nível de ganho necessário para dar depois no bloco de detecção [12].

Entre o acoplador e o díodo, resolveu-se aplicar um andar de ganho ao sinal que lá chegava. Tala necessidade deveu-se sobretudo a se querer aumentar a sensibilidade da AGC já que o próprio díodo só fica activo a partir de determinada tensão. O amplificador usado foi um duplo AD8099 em cascata através do qual se deu um ganho de tensão de cerca de 40dB ao sinal que vinha do acoplador. A configuração usada para cada um dos dois AD8099 foi a seguinte:

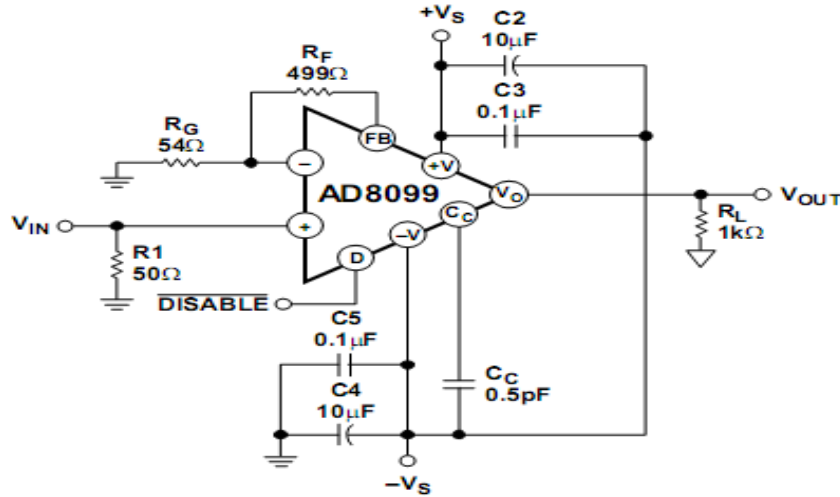


Figura 4.12: Configuração de um amplificador de potência com uma configuração visando 40dB de ganho de tensão.

Sabendo-se que a portadora se situaria nos 225.5 MHz e que a largura de banda do sinal não ultrapassaria os 2MHz, procurou-se fazer o circuito detector com um condensador em paralelo com uma resistência que obedecesse à condição:

$$\frac{1}{f_{portadora}} \ll RC \ll \frac{1}{W}, \text{ onde } W \text{ é a largura de banda do sinal.}$$

Deste modo testou-se o díodo detector em conjunto com o par condensador/resistência para diferentes valores para posteriormente se adaptar o mesmo ao circuito comparador tendo-se escolhido $R=1k$ e $C=100pF$. Tendo em conta que o díodo não suporta dissipar mais do que uma potência de 150mW havia o perigo deste ser destruído quando a amplificação no VGA atingisse o seu valor máximo. No entanto o próprio circuito da Analog (AD8099) garante-nos uma baixa corrente de saída já que a sua corrente de alimentação é de 15 mA e também um valor limite para a tensão que entra no díodo já que a alimentação do amplificador operacional é de 12V.

Após se obter o sinal DC resultante da integração existe necessidade de se efectuar uma comparação com um sinal de referência. Para o caso em questão considerou-se os 12V com que se alimentou o base comum no teste ao VGA. Para efectuar tal comparação utilizou-se um opamp, o AD620, configurado com ganho unitário e que deste modo se limitou a fazer a diferença entre uma referência e o sinal DC que lhe chega.

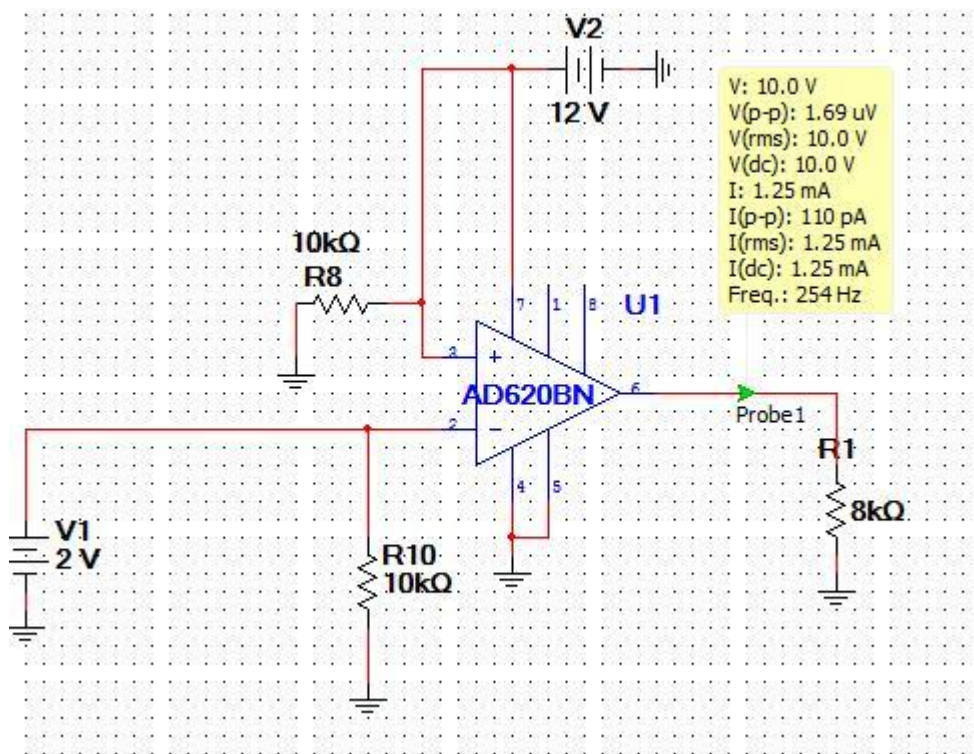


Figura 4.13: Teste efectuado ao componente integrado AD620 feito por simulação no Multisim

Após estes testes individualizados de determinados blocos, o circuito da AGC ficou dado como completo e pôde finalmente ser simulado na sua totalidade.

O circuito final resultante aplicado para simulação foi o seguinte:

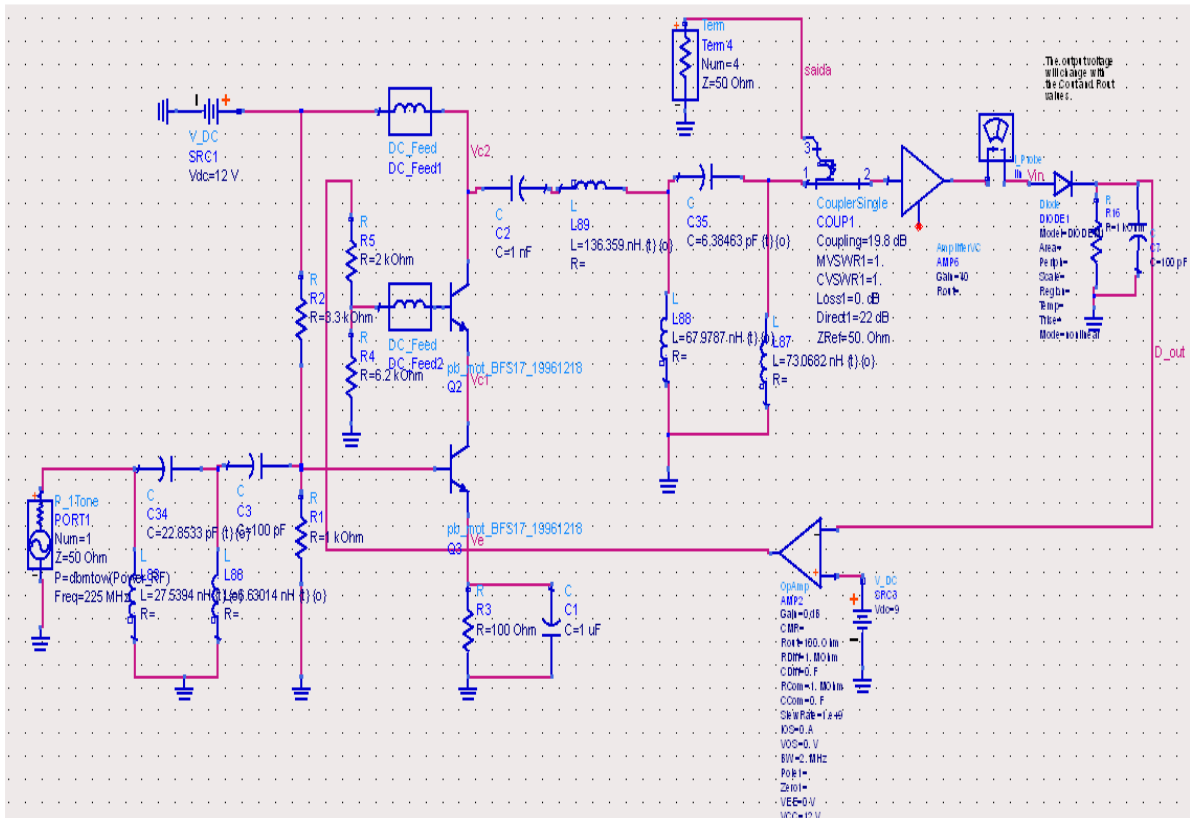


Figura 4.14: Circuito final da AGC.

A partir deste circuito puderam-se então fazer alguns testes para medir a fiabilidade do circuito face ao esperado.

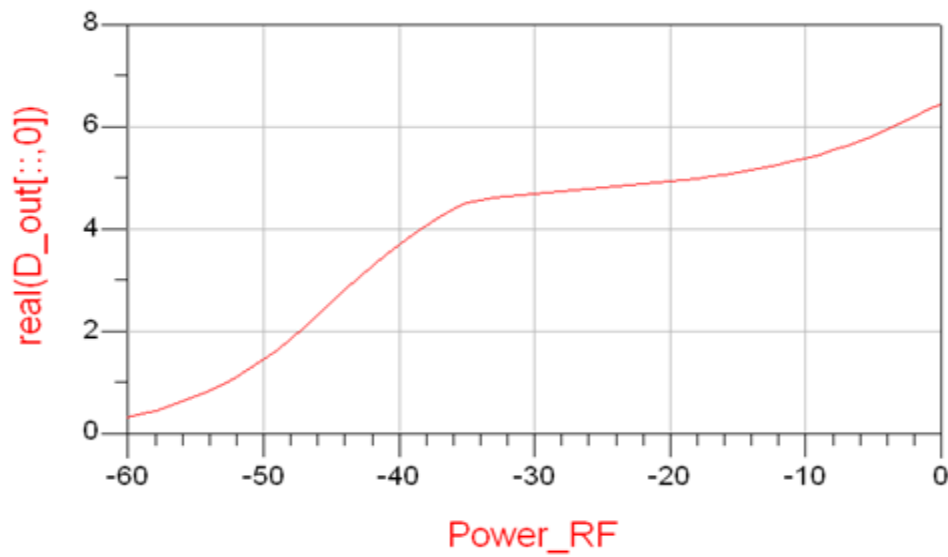


Figura 4.15: Valor DC medido no bloco detector em função da potência de entrada

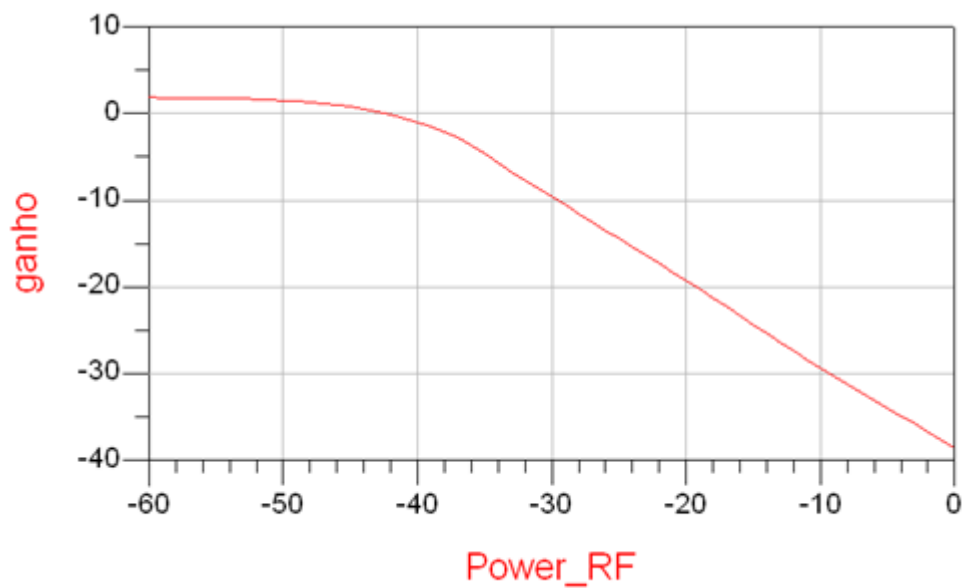


Figura 4.16: Curva de ganho em função da potência de entrada

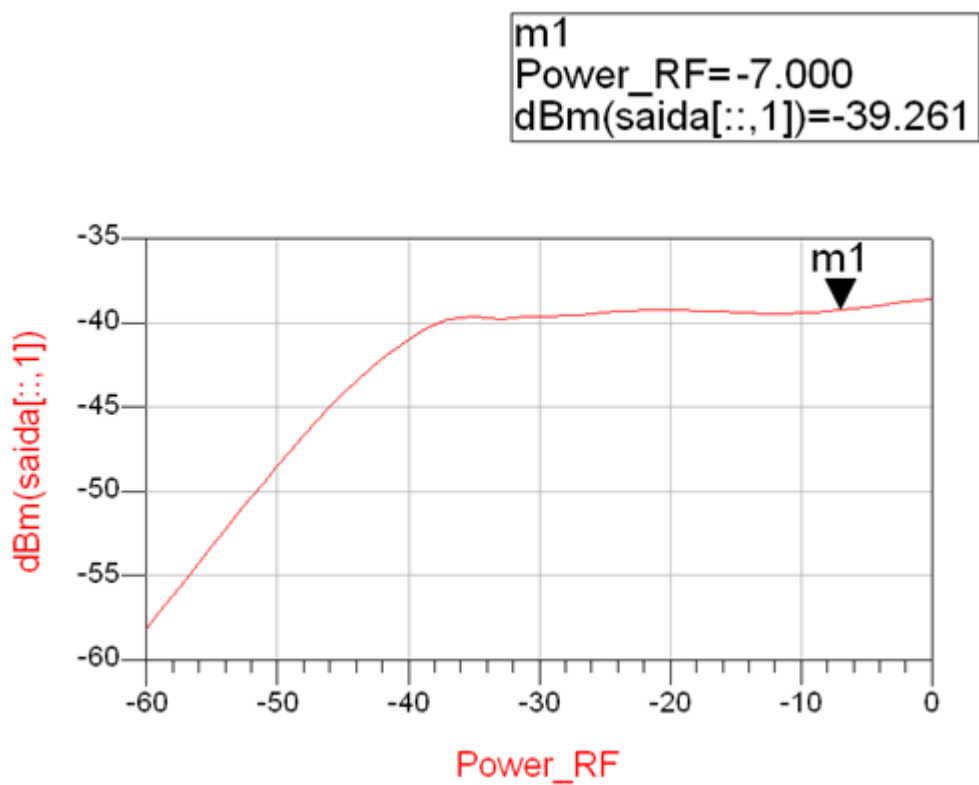


Figura 4.17: Curva de potência de saída em função da potência de entrada

Como se pode ver através dos resultados da simulação o circuito funciona como um AGC com uma sensibilidade de -40dBm tal como se havia previsto. Obviamente que

quando se fala neste contexto em sensibilidade é no sentido da potência mínima à qual o circuito consegue detectar e trabalhar enquanto AGC. Para se ser verdadeiramente rigoroso deve-se de referir que na prática só faz sentido falar-se em sensibilidade sabendo qual a mínima relação sinal ruído que o sistema considera fiável e qual o factor de ruído deste andar. No caso concreto não é possível chegar-se a conclusões finais relativos ao efeito do ruído porque no modelo do transistor usado não são fornecidos os parâmetros necessários para se efectuar esse estudo.

5. Projecto de um misturador

Após cumprida a etapa da estabilização da potência de entrada em torno de um valor é chegada a altura de se proceder ao processo de conversão de frequências, tarefa própria de um misturador cuja concepção é o objecto de estudo deste capítulo.

5.1. Implementação da célula de Gilbert

A escolha da topologia Gilbert para misturador dá-se sobretudo por estar muito em voga nos últimos anos. Como já foi dito anteriormente, nesta topologia do tipo diferencial as componentes não lineares de ordem ímpar cancelam-se. O facto de já ser implementada num segundo estágio de um receptor leva a que o facto do mau factor de ruído inerente a esta topologia não seja muito relevante para o factor de ruído final do sistema.

5.1.1. Polarização da célula de Gilbert

Numa primeira fase da concepção do misturador começou-se por tentar desenhar um circuito o mais simples possível, procurando-se escolher uma fonte de corrente através de uma simples resistência e um conjunto de resistências que em conjunto com a alimentação originassem tensões de polarização para o correcto funcionamento da célula.

Nesta fase tomou-se como frequência intermédia o valor de 15MHz. A escolha deste valor prende-se sobretudo com o facto de ser um valor de frequência bastante acessível às ADC's da actualidade. Sendo o sinal RF da zona dos 225Mhz considerou-se nesta altura um oscilador que trabalhasse a 210MHz.

O circuito base adoptado foi então o seguinte:

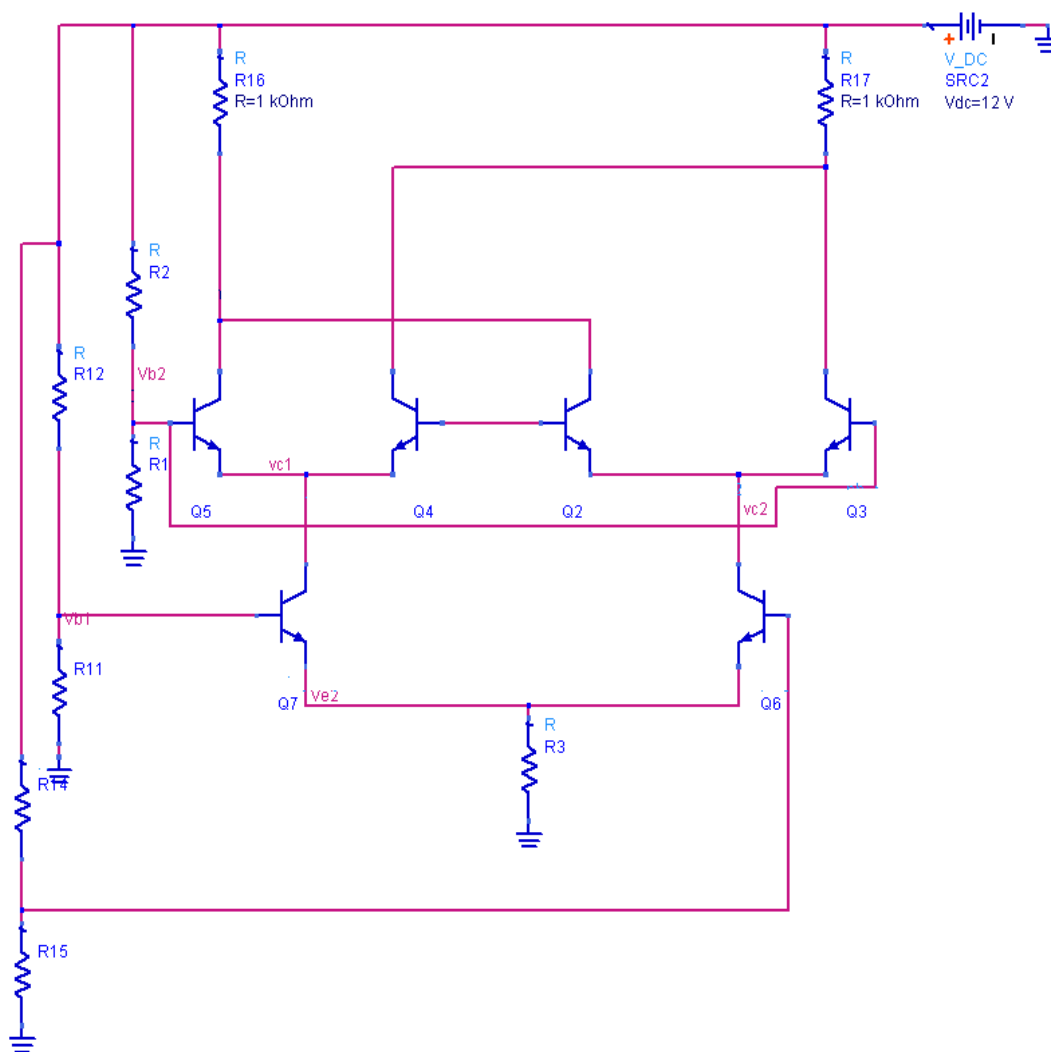


Figura 5.1: Célula básica de Gilbert.

Observando-se o esquema facilmente se conclui que este contém os pares diferenciais numa posição de não equilíbrio.

Em termos de polarização escolheu-se alimentar o par diferencial inferior com cerca de 4V. Para esse fim escolheram-se os pares resistivos R11/R12 e R14/R15 com os valores de $R11=R15=5K$ e $R12=R14=10k$.

Estando garantida uma tensão de aproximadamente 3.3V nos emissores desses transístores procedeu-se então à escolha de R3 com o intuito de que este criasse uma fonte de corrente de aproximadamente 20mA. Daí resultou o seguinte valor:

$$R_3 = \frac{4 - 0.7}{20mA} \approx 160\Omega$$

Por fim, para finalizar a polarização do circuito assumiu-se uma tensão de base nos transístores dos pares diferenciais superior para 6V e como tal escolheram-se resistências de $R_1=R_2=10k$.

Simulou-se este circuito no ADS e obtiveram-se os seguintes resultados:

freq	Vb1	Vb2	vc1	vc2	Ve2	vb11
0.0000 Hz	3.493 / 0.0...	3.716 / 0.0...	2.910 / 0.0...	2.957 / 0.0...	2.690 / 0.0...	3.478 / 0.0...

Tabela 5.1: Conjunto dos valores resultantes da polarização.

Constata-se uma ligeira diferença entre os valores das tensões previstas teoricamente e que embora não sejam muito significativas implicam uma ligeira diminuição da corrente de polarização. Após se medir esta constata-se que ela em vez dos 20mA se cifra nos 17.8mA o que faz diminuir ligeiramente o ganho do circuito. No entanto essa é uma consequência que não é grave dado que o objectivo deste circuito não é propriamente conferir ganho mas sim efectuar uma translação de frequências.

5.1.2. Adaptação do misturador

Feita a polarização do circuito procedeu-se então à simulação da adaptação do mesmo. Para o efeito foi considerado o uso de três portas diferenciais e como forma de adaptar o circuito considerou-se útil a adição de enrolamentos ao mesmo.

Após a adaptação obteve-se o seguinte circuito:

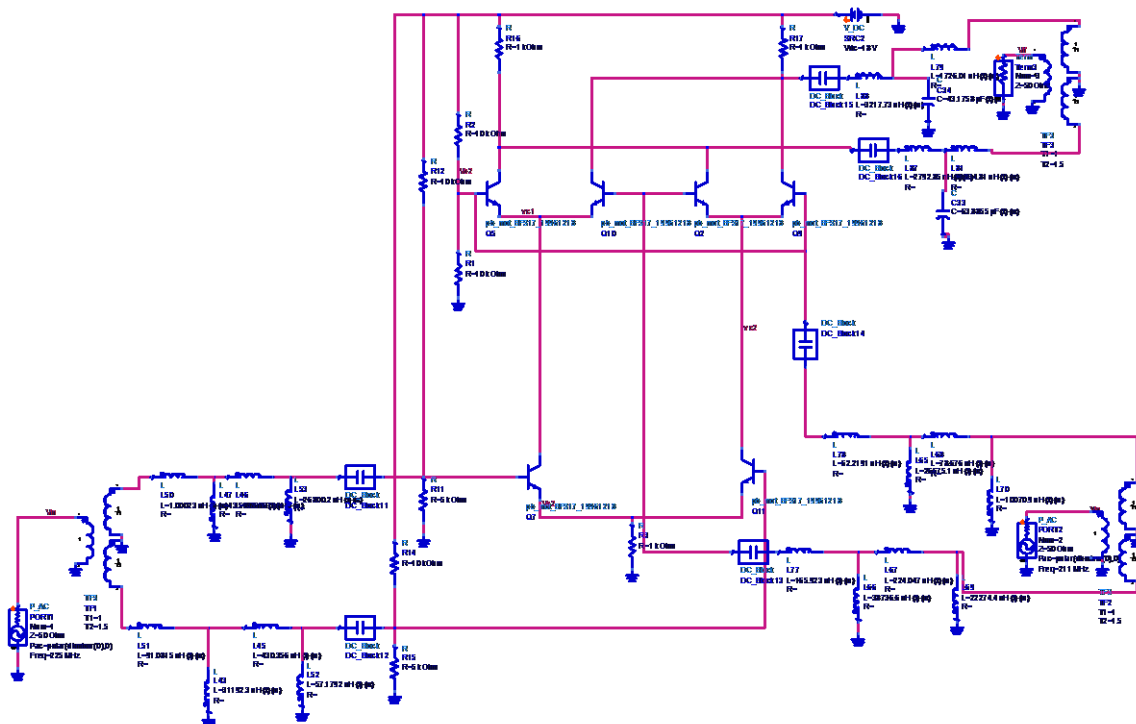


Figura 5.2: Célula de Gilbert com adaptação.

Deste circuito resultaram os seguintes valores dos parâmetros S a confirmarem uma boa adaptação(a saída IF é o porto 2) :

freq	dB(S(1,1))	dB(S(2,2))	dB(S(3,3))
13.00 MHz	-0.199	-12.859	-2.280
14.00 MHz	-0.233	-17.117	-2.211
15.00 MHz	-0.274	-27.475	-2.265
16.00 MHz	-0.327	-24.042	-2.519
17.00 MHz	-0.395	-20.130	-3.252
18.00 MHz	-0.450	-22.469	-5.740
208.0 MHz	-26.504	-5.621E-8	-23.036
209.0 MHz	-26.839	-5.292E-8	-25.841
210.0 MHz	-27.158	-4.975E-8	-30.019
211.0 MHz	-27.459	-4.670E-8	-37.712
212.0 MHz	-27.742	-4.378E-8	-38.198
213.0 MHz	-28.006	-4.097E-8	-30.166
224.0 MHz	-30.082	-1.782E-8	-11.832
225.0 MHz	-30.270	-1.637E-8	-11.183
226.0 MHz	-30.473	-1.502E-8	-10.587
227.0 MHz	-30.693	-1.376E-8	-10.036
228.0 MHz	-30.934	-1.259E-8	-9.525

Tabela 5.2: Conjunto de valores que comprovam uma boa adaptação.

Verifica-se então que para o efeito obtiveram-se boas adaptações de portos já que os coeficientes de reflexão são claramente inferiores a -10dB às respectivas frequências de interesse.

5.1.3. Simulação com 1 tom

Concluída a fase de desenho do circuito foi feita uma simulação ao circuito com um 1 tom na entrada. O intuito foi verificar a variação do ganho do circuito em função da variação da potência de entrada tendo a potência do oscilador fixa. De seguida efectuou-se exactamente a mesma simulação mas em que o parâmetro variável era a potência do oscilador local.

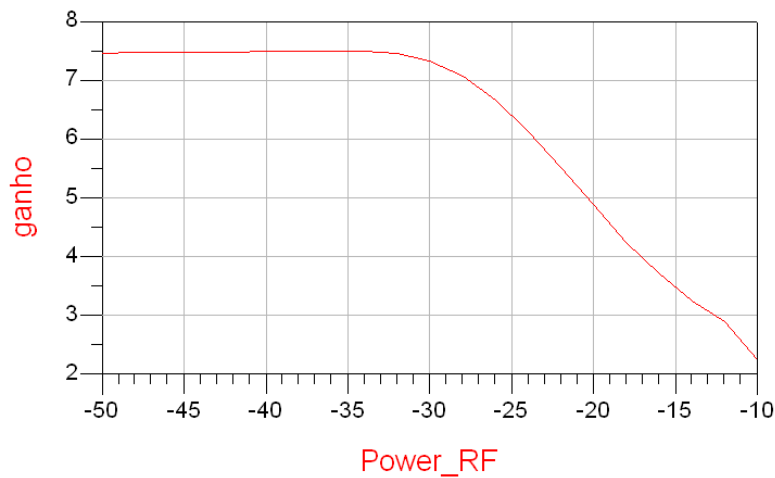


Figura 5.3: Ganho de conversão tendo o oscilador potência fixa de 0dBm

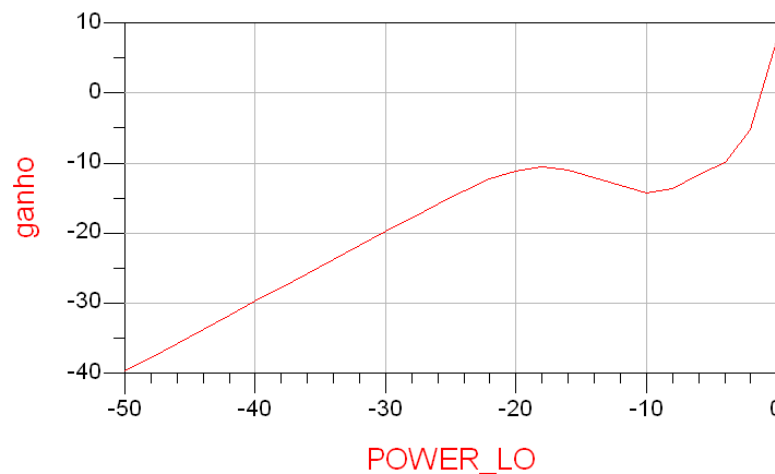


Figura 5.4: Ganho de conversão tendo o oscilador potência fixa de -25dBm

Observando os resultados obtidos conclui-se que este misturador deverá trabalhar a pequenas potências de sinal. Através da figura 5.2 nota-se que o misturador começa a ter o

seu ganho a comprimir a partir dos -30dBm. É um valor demasiado baixo e que de certa forma obriga a que se tenha cuidado (como se viu no capítulo anterior) com a escolha do sinal resultante após passar o bloco da AGC.

Outra coisa que se deve ainda referir nestes resultados é a resposta do ganho em função do oscilador local. É visível na figura 5.4 que a célula de Gilbert só a partir de determinada potência do oscilador consegue ter ganho (0dBm). Acaba por ser uma grande condicionante deste circuito.

5.2. Célula de Gilbert – nova configuração

Perante os resultados do circuito anterior e ainda perante alguns resultados práticos que serão apresentados no próximo capítulo chegou-se à conclusão que seria melhor efectuar um novo circuito mais elaborado para se usar como misturador. Desta vez pretendia-se que a adaptação do circuito não estivesse tão dependente dos parâmetros do modelo de transístor e também se usou um novo valor para a frequência IF: 2MHz. Tal opção deveu-se sobretudo ao facto de após uma investigação sobre alguns componentes integrados se ter descoberto que em alguns deles era este o valor considerado para a frequência intermédia. Desta forma foi considerada uma frequência para o oscilador local de 223MHz.

5.2.1.Polarização do circuito

No novo circuito procurou-se efectuar a polarização desta vez com recurso a algo mais do que simples divisores resistivos. Como se pretendia que nas entradas RF e LO se vissem 50Ω , o simples uso de resistências estava fora de hipótese. Através da junção destas com transístor uma fonte de tensão cujo funcionamento semelhante ao “multiplicador de V_{be} ” na prática acaba por funcionar como uma fonte de tensão vista das entradas do circuito. O uso de resistências de 50 e de 100Ω na base dos transístores acaba por diminuir o ganho de potência do circuito mas por outro lado torna-o mais estável e menos dependente das características intrínsecas do transistor para o momento em que se for a adaptar o circuito.

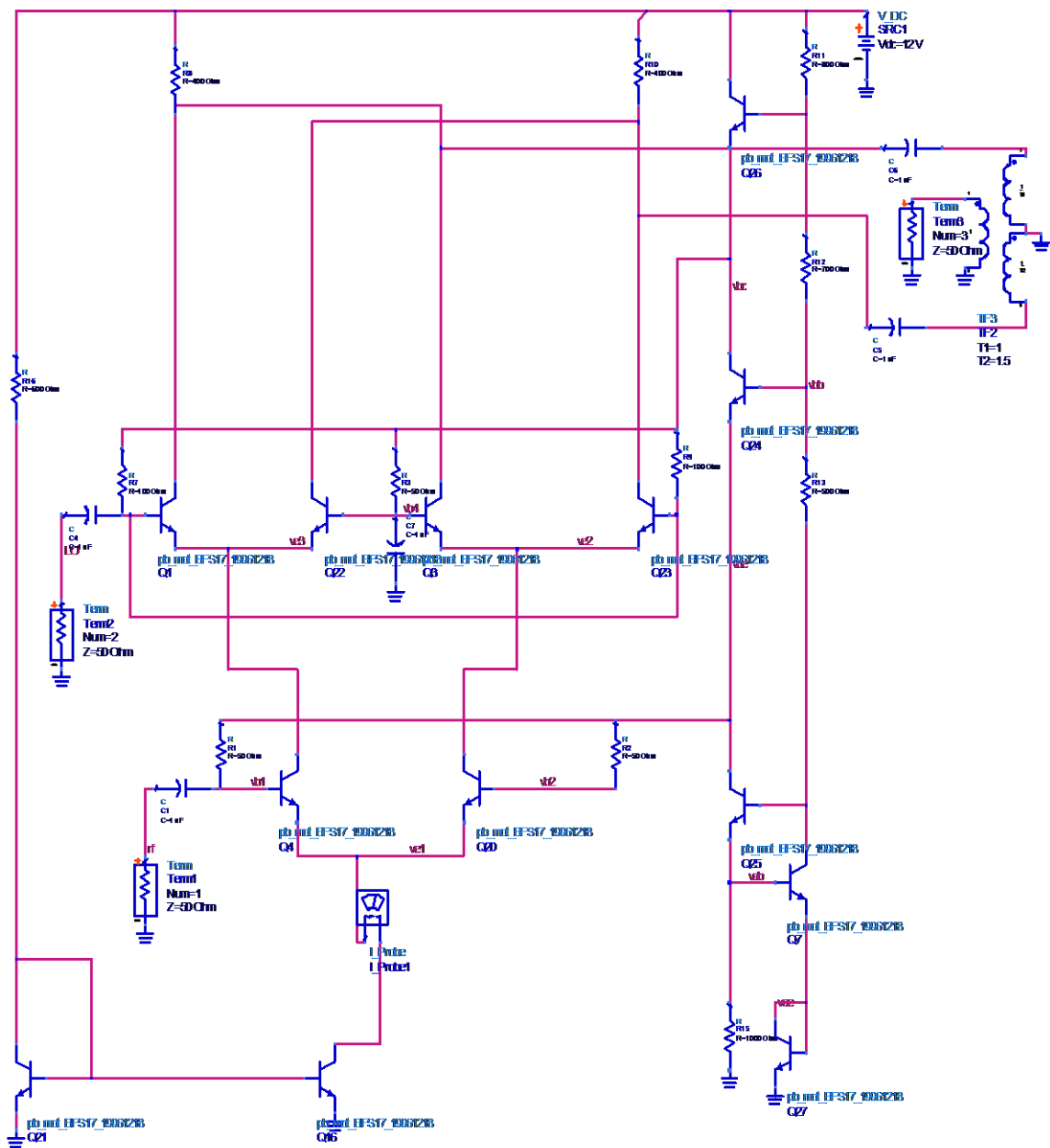


Figura 5.4: Célula de Gilbert polarizada

Observando a figura 5.4 constata-se que a polarização do circuito é feita pelo conjunto de transtoes e resistências que estão à direita dos pares diferenciais. Tal como já foi dito anteriormente essa parte do circuito acaba por funcionar como uma fonte de tensão onde a tensão fornecida às bases dos pares diferenciais é definida pelos divisores resistivos.

Observa-se igualmente que a corrente de polarização dos pares diferenciais é definida pelo espelho de corrente criado pelo par de transístores da parte inferior da imagem e cuja corrente é definida pela resistência que liga à fonte de alimentação. Tendo escolhido as resistências de modo a ter aproximadamente 5V nas bases dos transístores do par diferencial inferior e de que existe uma queda de 0.7V entre a base e o emissor dos transístores, observa-se a seguinte dependência da corrente relativamente à resistência:

$$I_{\text{Polariza\c{c}\~ao}} = \frac{V_{CC} - 0.7}{R}$$

Dado que se trabalha com a alimentação de 12V e que se pretendia uma corrente de cerca de 20mA escolheu-se $R=600\Omega$.

5.2.2. Resultados

Após a projecção do circuito procedeu-se à sua simulação para se prever qualitativamente o seu funcionamento.

O primeiro teste que se fez foi relativamente ao espectro de saída considerando uma potência do oscilador de -8dBm e de RF de -30dBm e também ao ganho entre a entrada RF e a saída.

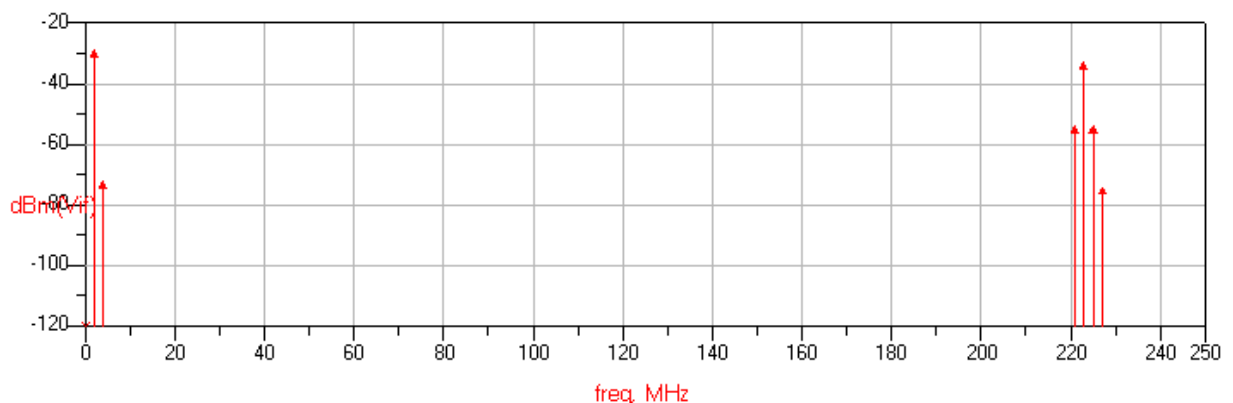


Figura 5.5: Espectro à saída do misturador para a banda de trabalho.

freq	dBm(Vif)
0.0000 Hz	<invalid>
2.000 MHz	-28.644
4.000 MHz	-72.181
221.0 MHz	-53.666
223.0 MHz	-32.704
225.0 MHz	-53.607
227.0 MHz	-74.023
444.0 MHz	-49.404
446.0 MHz	-20.996
448.0 MHz	-29.629
450.0 MHz	-68.891
452.0 MHz	-106.003
669.0 MHz	-31.318
671.0 MHz	-56.563
673.0 MHz	-79.638
675.0 MHz	-110.476
892.0 MHz	-38.461
894.0 MHz	-46.783
896.0 MHz	-76.295
898.0 MHz	-105.532
1.115 GHz	-43.355
1.338 GHz	-52.198

Tabela 5.3: Potência das diversas componentes espectrais à saída do misturador

freq	ganho
2.000 MHz	1.356

Tabela 5.4: Ganho de potência à frequência IF.

Analisando os resultados constata-se que, embora o ganho seja pequeno, o misturador está a trabalhar correctamente. É visível a componente espectral que interessa e a sua imagem nos 448MHz. As outras componentes resultantes deste processo são resultado de operações não lineares. Obviamente que à saída do misturador na prática será preciso inserir um filtro em torno dos 2MHz.

Seguidamente foram feitos testes em que se estudava o comportamento do ganho em função da variação da potência dos sinais de entrada:

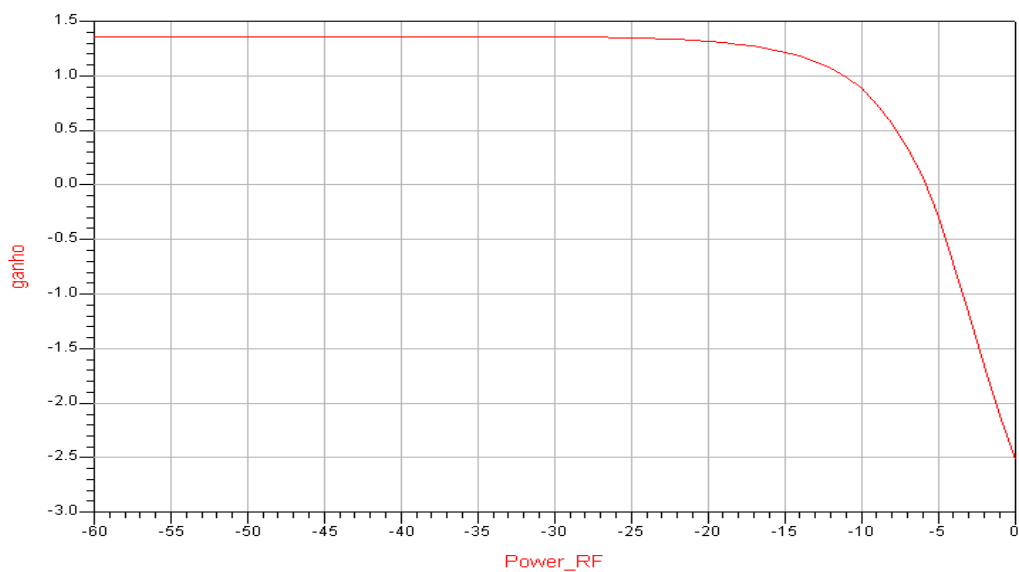


Figura 5.6: Ganho em função da variação da potência do sinal RF.

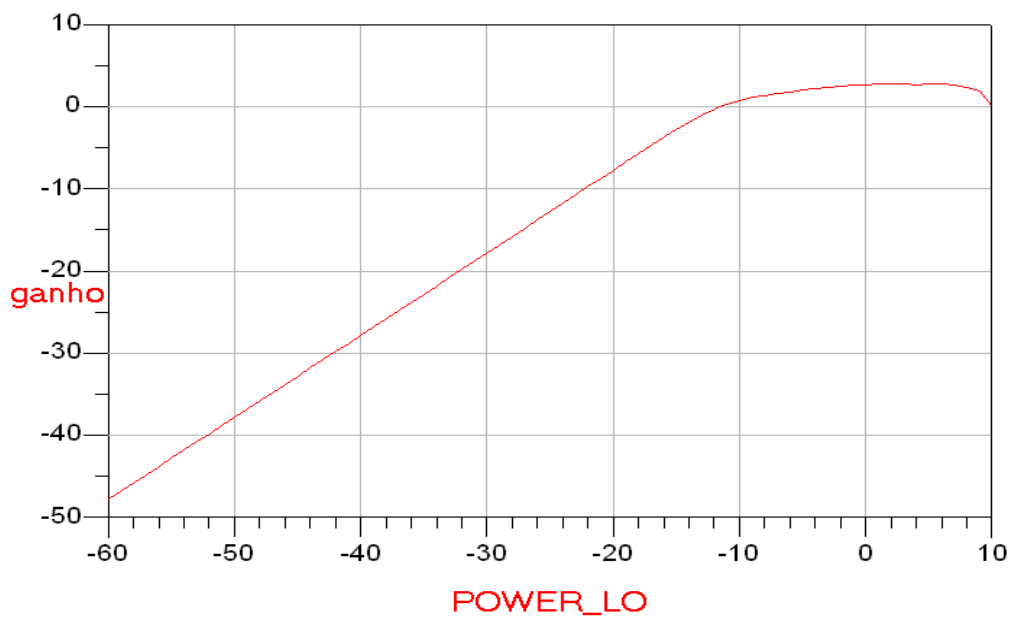


Figura 5.7: Ganho em função da variação do sinal LO.

Através destes gráficos constata-se que o ganho começa a comprimir quando a potência de RF atinge os -20dBm. Nestas condições, o sinal saído da AGC de -38/39 dB não é afectado. Nota-se como era esperado que o ganho aumenta à medida que se aumenta a potência do oscilador local.

Por fim fez-se uma análise em termos de distorção não linear. Essa análise incidiu em saber o ponto de compressão de 1dB e na análise ao ponto de intersecção de distorção de intermodulação (o IP3) através de uma simulação com 2 tons.

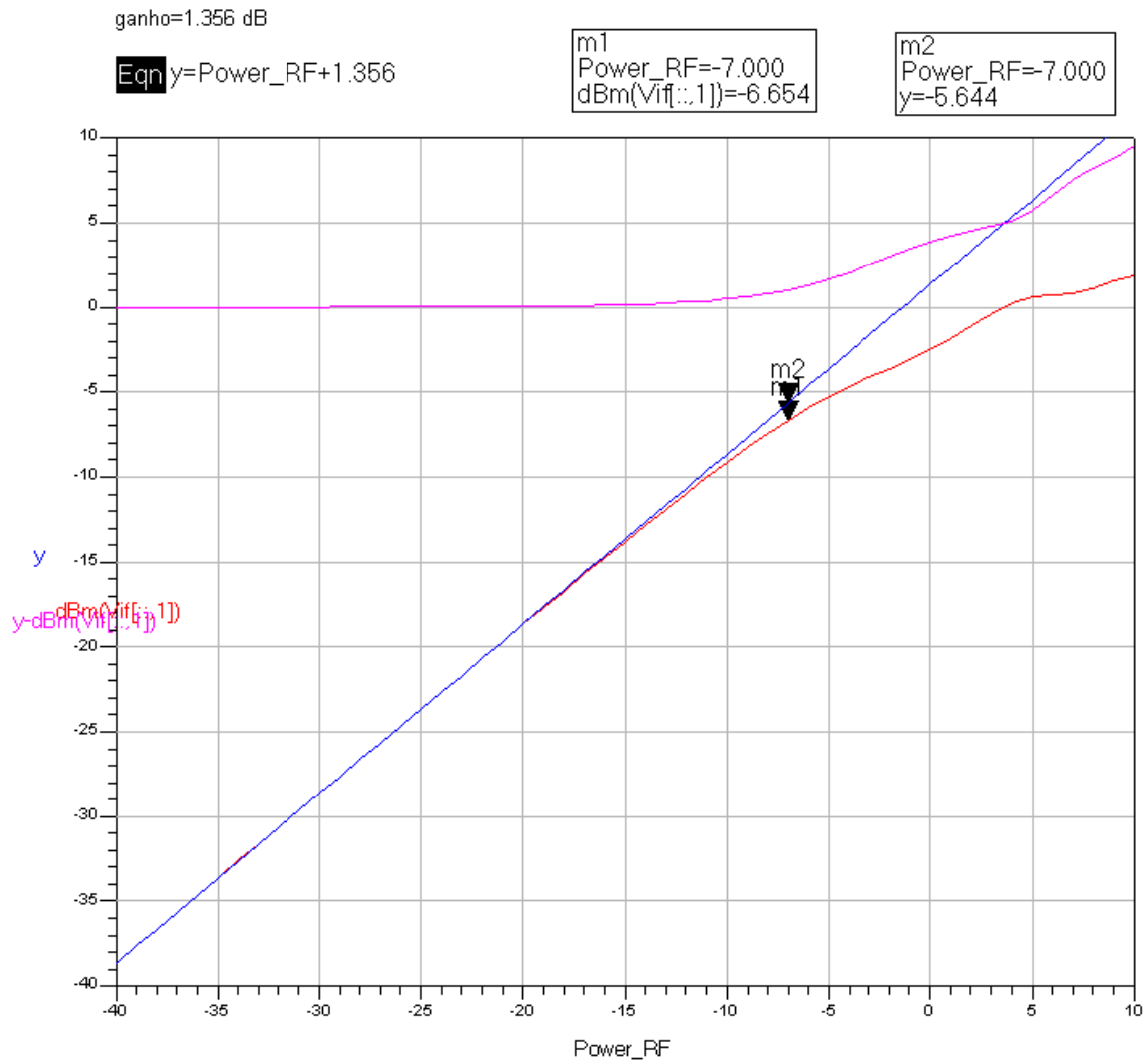


Figura 5.8: Representação do gráfico da detecção do ponto de compressão de -1 dB.

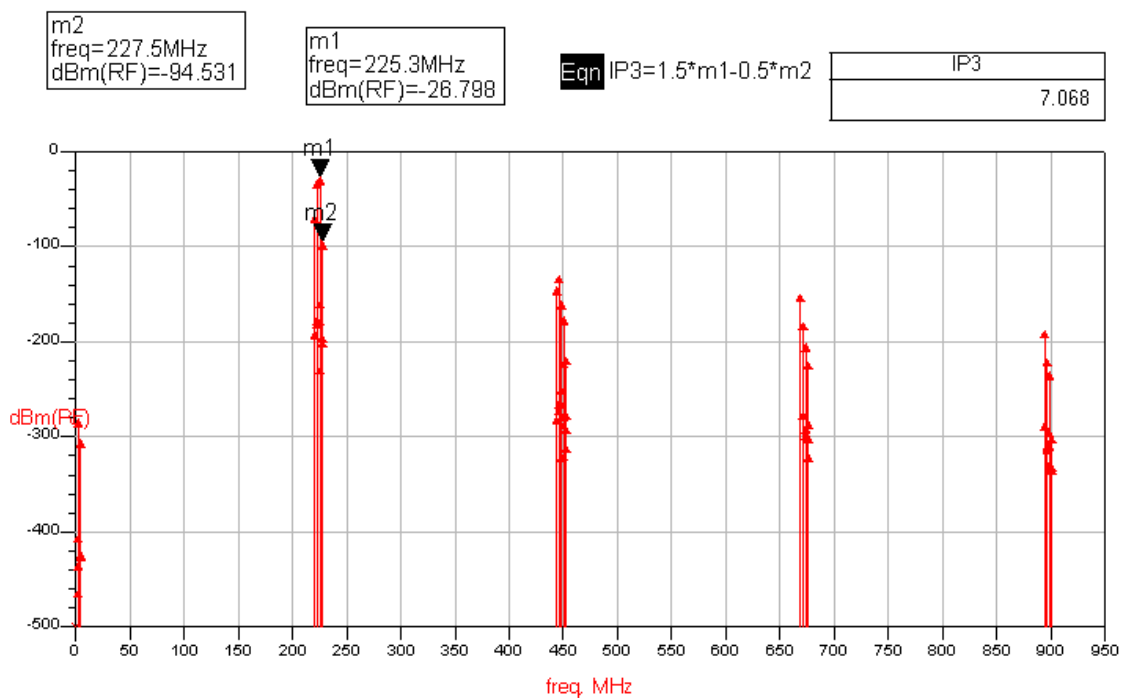


Figura 5.9: Detecção do valor do IP3

Estas duas métricas são importantes para definir o comportamento do mixer já que a partir da potência de entrada de -7dBm (ponto de compressão 1dB) se considera que o sistema passa a ter um comportamento já não linear e porque a partir dos 7dBm (ponto do IP3) se considera a gama dinâmica do sistema fechada superiormente já que aí as componentes de distorção de intermodulação de terceira ordem se passam a sobrepor ao sinal de entrada. Tendo em conta o sinal proveniente da AGC pouco superior a -40dBm, pode-se considerar estes resultados como satisfatórios.

6. Actividade Experimental

6.1. Circuito completo a ser montado

Após o desenho do misturador, o conjunto de blocos necessários para que o sinal possa entrar na ADC fica completo [8]. Na prática isto corresponde ao seguinte diagrama de blocos:

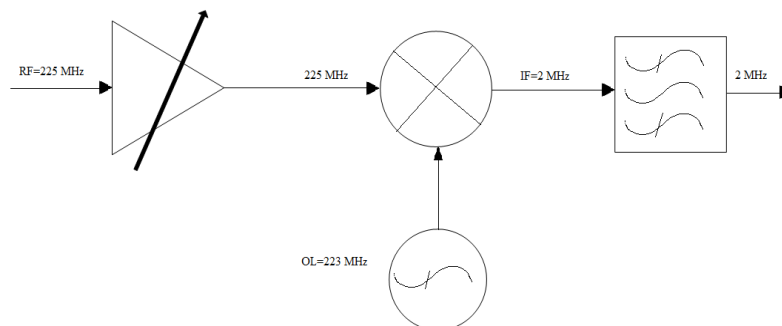


Figura 6.1: Diagrama de blocos.

Deve-se salientar a importância do filtro passa banda já que é ele que irá eliminar componentes espectrais que não interessam, entre elas a frequência imagem resultante do misturador.

6.1.1. Medições dos parâmetros do VGA

Em termos práticos procedeu-se a um teste aos parâmetros do VGA em vez de se montar o AGC todo de uma vez. O teste consistiu em levar o circuito a um analisador de quadripolos para verificar se os parâmetros de *scattering* eram semelhantes aqueles que haviam sido testados em simulação.

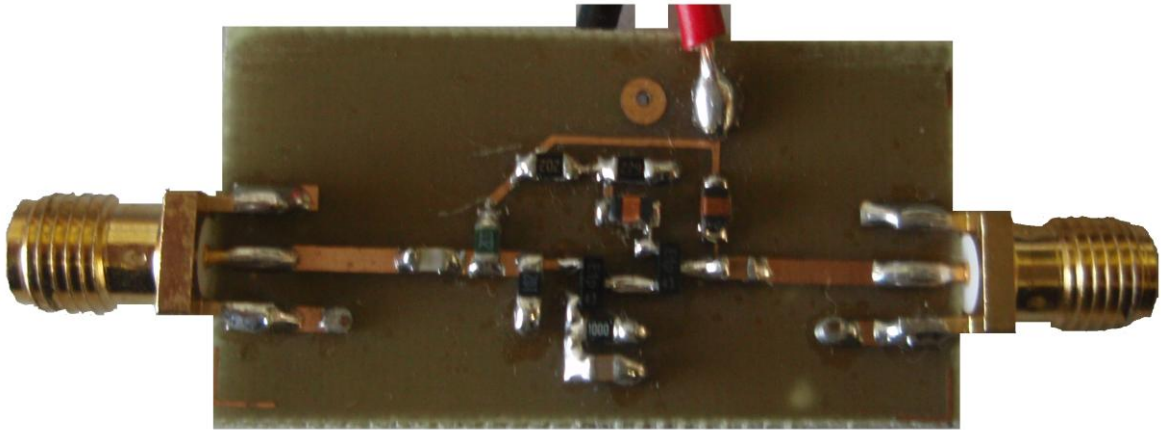


Figura 6.2: Circuito da VGA em PCB.

Com estas medições mediram-se os seguintes valores em contraste com aqueles que haviam sido resultado de simulação:

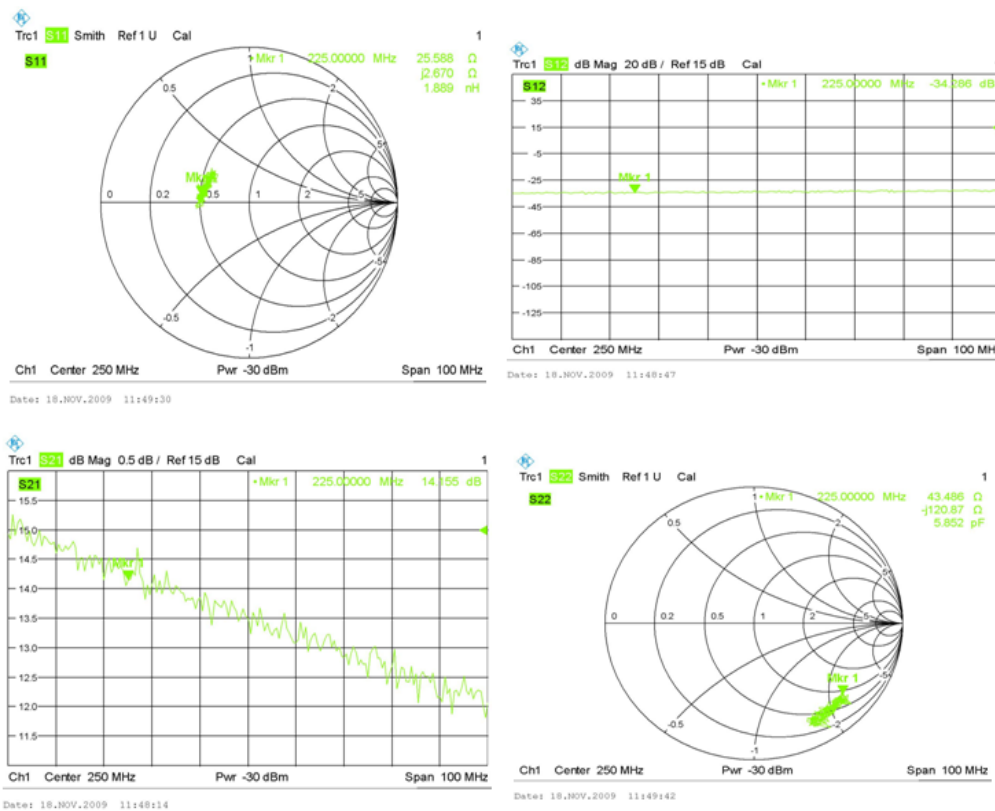


Figura 6.3. Parâmetros S medidos no VGA.

freq	dB(S(1,2))	dB(S(2,1))	S(1,1)	S(2,2)	Zin	Zout
224.5 MHz	-35.779	15.791	0.658 / -151.212	0.690 / -7.728	16.439 / -48.186	255.635 / -19.490
225.0 MHz	-35.769	15.774	0.658 / -151.301	0.690 / -7.725	16.407 / -48.102	255.573 / -19.478
225.5 MHz	-35.759	15.756	0.658 / -151.391	0.690 / -7.723	16.376 / -48.018	255.512 / -19.466
226.0 MHz	-35.749	15.739	0.658 / -151.480	0.690 / -7.721	16.344 / -47.934	255.451 / -19.454
226.5 MHz	-35.738	15.721	0.658 / -151.569	0.689 / -7.718	16.313 / -47.850	255.390 / -19.442
227.0 MHz	-35.728	15.704	0.658 / -151.657	0.689 / -7.716	16.282 / -47.765	255.330 / -19.430
227.5 MHz	-35.718	15.687	0.658 / -151.746	0.689 / -7.713	16.251 / -47.681	255.270 / -19.419

Tabela 6.1: Conjunto de valores de parâmetros S resultantes de simulação.

Através dos dois conjuntos de valores é visível que existiu alguma discrepância de valores nos parâmetros medidos e simulados. Durante algum tempo procurou investigar-se a razão desta diferença dos coeficientes de reflexão. Após se tentar perceber se era algum erro ou alguma avaria de algum componente, recebeu-se a informação da parte do fornecedor (Philips) que os seus parâmetros fornecidos para efeitos de simulação não eram precisos e que não eram propriamente fiáveis para trabalho em radiofrequência.

No entanto olhando para os resultados medidos constata-se que os parâmetros S21 e S12 são da mesma ordem de grandeza. Isto significa na prática que o bloco amplificador tem sensivelmente o mesmo ganho de potência disponível que na simulação e também que devido ao baixo valor de S12 se pode considerar o circuito como unilateral. Deste modo pode-se proceder à adaptação dos portos de entrada e saída considerando que um não interfere com o outro. Isto só é válido considerando que os seus parâmetros medidos obedecem ao critério de estabilidade incondicional, o que acaba por ser o caso. Desta forma os transístores adquiridos continuam a ser perfeitamente utilizáveis para a construção dos blocos do receptor embora na prática obriguem a alterar o tipo de adaptação face ao que havia sido simulado.

6.1.2. Montagem dos blocos finais

Após feita esta conclusão sobre os transístores e sobre a sua utilidade procedeu-se então à montagem final dos circuitos.

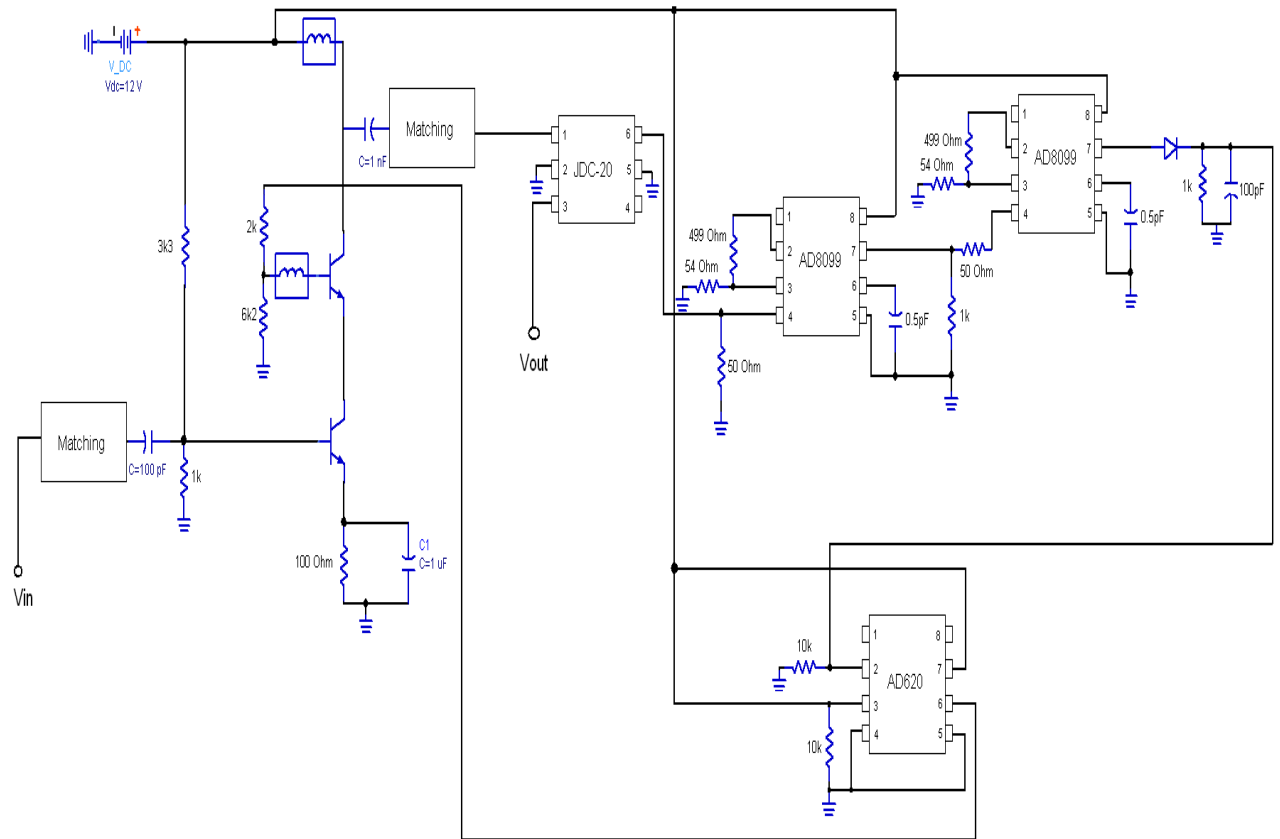


Figura 6.4: Circuito da AGC que foi montado em placa de de circuito impresso.

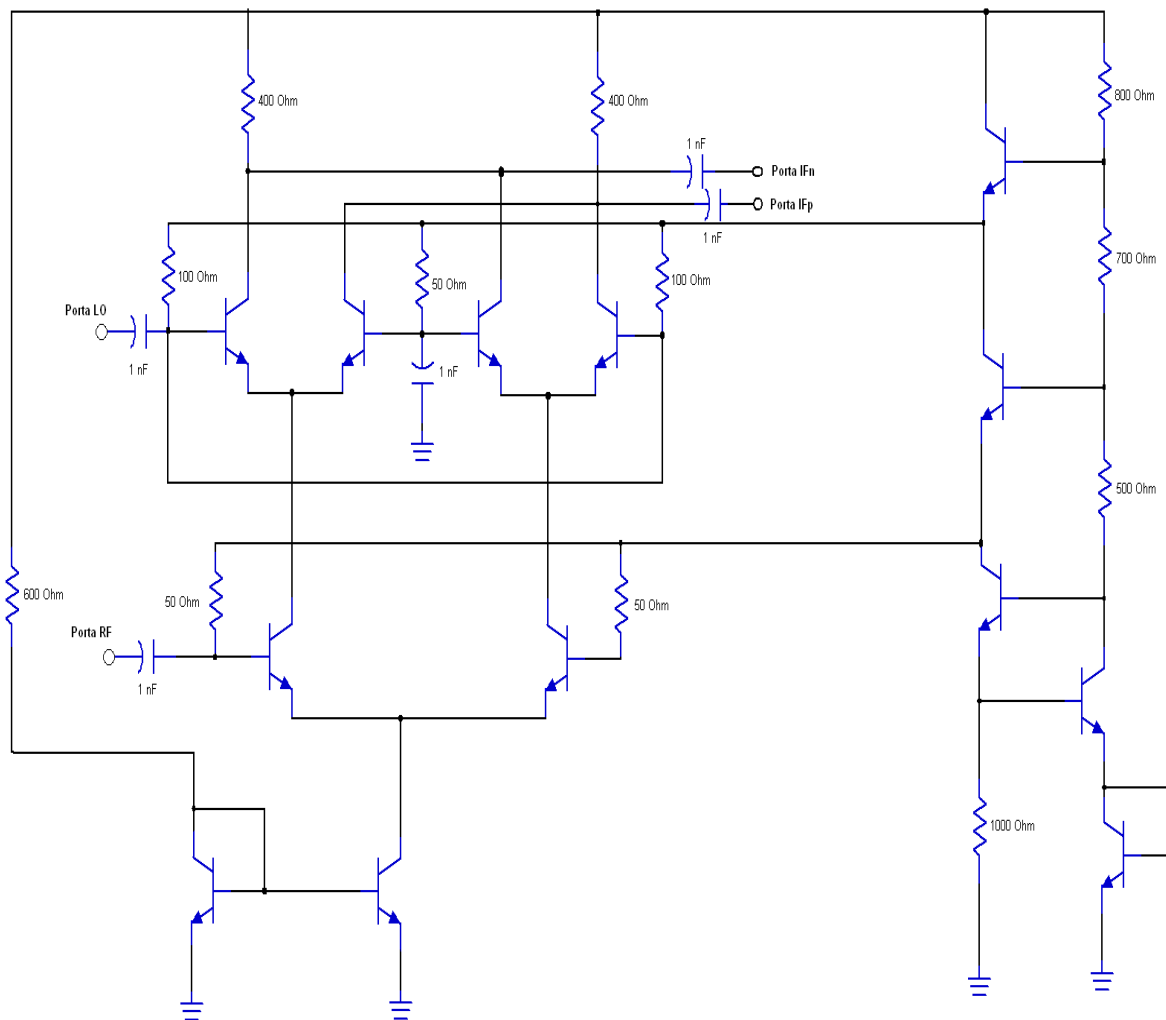


Figura 6.5: Circuito do misturador montado em placa de circuito impresso.

Em ambos os casos devido à situação dos transístores não terem o modelo com os seus parâmetros definidos de uma forma totalmente correcta teve-se o cuidado de se deixar um certo espaço destinado para se proceder às convenientes adaptações.

Para o oscilador local configurou-se também um circuito baseado num integrado da Maxim, o Max2607, que é um Colpitts cuja frequência de oscilação é controlada externamente por um indutor. Deve-se anotar que esse circuito leva ainda um integrado, o LM7805, de modo a que transforme os 12 nos 5V com que o próprio oscilador trabalha alimentado.

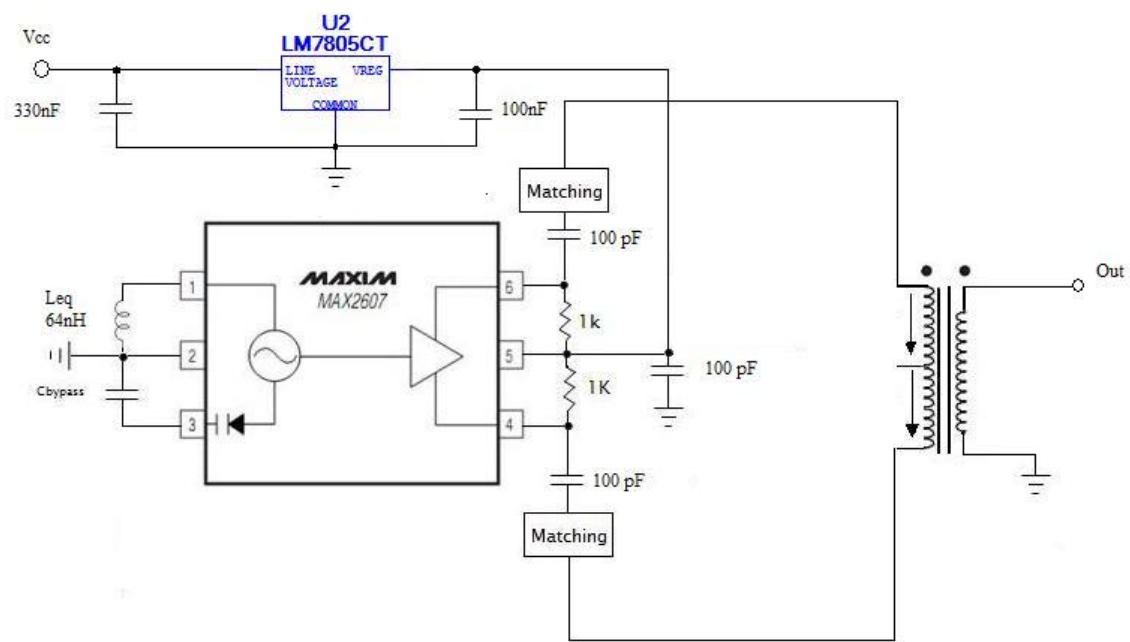


Figura 6.6: Circuito oscilador montado em placa de circuito impresso.

7. Conclusões e sugestões para continuação de trabalho

Do estudo realizado no âmbito deste projecto é possível apresentar a concepção de um conjunto de blocos essenciais para efectuar a recepção e conversão de frequências do sinal DAB para que este depois possa sofrer um tratamento digital. Foi apresentada toda a concepção desse conjunto de blocos bem como se mostraram resultados de simulação que confirmaram um correcto funcionamento do mesmo. Para além disto, deve-se ainda referir a análise que foi feita com um conjunto de métricas qualitativas que normalmente são usadas para avaliar no domínio da radiofrequência e que nos indicaram resultados claramente positivos.

No entanto deve-se referir que devido ao facto dos parâmetros fornecidos pelo fornecedor não serem totalmente correctos, poderão e deverão existir algumas ligeiras diferenças entre os resultados simulados e os práticos. Essas imprecisões na prática acabam por não ter grande impacto no funcionamento do circuito porque para além de serem diferenças mínimas ainda há que contar com o facto das configurações escolhidas para este trabalho permitirem acima de tudo tornar o circuito final o mais imune possível ao aparecimento de diferenças entre os modelos teórico e prático dos transístores usados.

Em termos de objectivos futuros para continuar este trabalho, diria que o próximo passo seria a utilização de um transístor igualmente barato, de parâmetros conhecidos (por extracção dos mesmos ou então que estes fossem correctamente partilhados pelo fornecedor) e acima de tudo com parâmetros referentes à propagação de ruído no dispositivo. Com esses parâmetros seria possível desenvolver um estudo que visasse ter em atenção a preponderância que o ruído tem na definição da sensibilidade de um sistema em radiofrequência. Obviamente que para esse tipo de trabalho teria de ser levado em conta a definição sobre o que é um bom ou mau SNR para um receptor.

Outro caminho possível para seguir em termos de investigação seria ao nível de rendimento energético. Devido às necessidades reais de se ter sistemas que sejam facilmente transportáveis, que durem bastante tempo e que tenham autonomia em relação à rede de electricidade, seria útil efectuar um estudo que permitisse diminuir o consumo de energia DC de modo a permitir o uso de baterias.

Um dispositivo que foi aqui falado durante esta dissertação mas que não teve grande ênfase comparado com outros blocos foi o oscilador local. O oscilador local é um

dispositivo essencial para a conversão de frequência e como tal existe interesse que este seja o mais preciso possível. Em termos práticos considera-se que a utilização de um sintetizador de frequências baseado numa PLL seria uma opção a considerar futuramente pois para além de permitir um controlo digital é um dispositivo que consegue aliar precisão a uma elevada selectividade.

Finalmente deve-se referir que relativamente aos módulos projectados nesta dissertação obteve-se um ganho máximo de 23 dB para o AGC embora este depois na prática seja atenuado pelo acoplador direccionado (funciona como um atenuador) na saída para o misturador.

Relativamente à configuração que foi apresentada nesta dissertação há que dizer que ela é resultado de uma investigação meramente académica. Em termos de mercado aquela que seria mais conveniente em termos de qualidade/preço seria a que usasse sequencialmente o seguinte conjunto de blocos: LNA, misturador e AGC. Em termos qualitativos o seu resultado seria superior pois acrescentaria a vantagem de ter um factor ruído menor proporcionado pela utilização do LNA no primeiro andar. Para além disso seria igualmente mais barato já que na concepção do AGC não seria necessário o uso de opamp's para dar ganho à frequência de 225MHz. Obviamente que esta análise é contando com a concepção dos diferentes blocos porque na realidade face ao nível de competitividade existente no mercado fica mais barato comprar esses mesmos blocos já construídos.

Referências bibliográficas:

- [1] S. C. Cripps, “*RF Power Amplifiers for Wireless Communication*”, Norwood, MA, Artech House, 1999.
- [2] Guillermo Gonzalez, “*Microwave Transistors amplifier: Analysis and Design*”, Prentice-Hall, 1984.
- [3] Nuno Borges de Carvalho, “*Amplificadores Sintonizados de RF*”, Electrónica de RF, 1º Semestre 2002, Universidade de Aveiro.
- [4] José Carlos Pedro, “*Electrónica de Rádio Frequência – Textos de apoio*”, Universidade de Aveiro, 1994.
- [5] Sedra, Adel, “*Microelectronic Circuits*”, 5 Edition, Oxford University , 2004
- [6] Smith, Jack R., “*Modern Communication Circuits*”, Boston, McGraw-Hill, 1998.
- [7] Misra, Devendra K., “*Radio-frequency and microwave communication circuits*”, New York: J. Wiley & Sons, 2001.
- [8] Helfenstein, Markus, “*Circuits and Systems for Wireless Communications*”, Kluwer Academic Publishers.
- [9] Pozar, David, “*Microwave Engineering*”, 2 Edition , J. Wiley & Sons
- [10] Davis, Alan, “*Radio Frequency Circuit Design*”, J. Wiley & Sons
- [11] Dye, Norman, “*Radio Frequency Transistor*”, 2 Edition ,Newnes, 1996
- [12] Carr, Joseph, “*RF components and circuits*”, 1 Edition ,Newnes, 2002

[13]Agilent EESoft EDA, “*Advanced Design Systems-Fundamentals*”, Instructor Slides, 2002

[14] Sayre, Cotter, “*Complete wireless Design*”, 2 Edition, McGraw Hill

[15] Chi-Hsi Li, Richard , “*RF Circuit Design*”, 2 Edition, J. Wiley & Sons, 2009

[16]Egan, William, “*Practical RF System Design*”, 2 Wiley Interscience, 2003

[17]Nuno Borges de Carvalho, “*Conceitos fundamentais de Rádio Comunicação Dedicadas*”, Sistemas de Rádio Dedicados, 1º Semestre 2008, Universidade de Aveiro

[18]http://www.minicircuits.com/cgi-bin/modelsearch?search_type=info&model=JDC-20-1W%2B

[19]<http://www.analog.com/en/amplifiers-and-comparators/operational-amplifiers-op-amps/ad8099/products/product.html>

[20] www.analog.com/static/imported-files/data_sheets/ad623.pdf

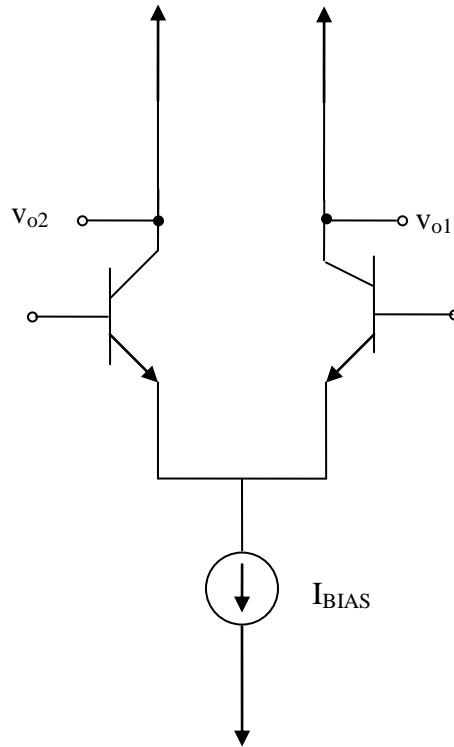
[21]http://pt.farnell.com/jsp/search/browse.jsp;jsessionid=IUFDWXL4F3L3OCQLCIQZN4Q?N=0&Ntk=gensearch_001&Ntt=bfs17&Ntx=mode+matchallpartial&suggestions=false&ref=globalsearch&_requestid=377724

[22] www.nxp.com/documents/data_sheet/BFS17.pdf

[23]<http://www.home.agilent.com/agilent/product.jsp?cc=US&lc=eng&nid=-34346.870777&pageMode=AN>

Anexo:

A. Demonstração do cancelamento dos termos de ordem par na distorção não-linear de um par diferencial equilibrado



Considerando duas entradas sinusoidais do par diferencial $v_{i1} = A \times \cos(\omega t)$ e $v_{i2} = -A \times \cos(\omega t)$ onde A é a amplitude de cada uma das entradas diferenciais, podemos definir as correntes à saída da seguinte forma:

$$I_{01} = I_{DC1} + i_{01} = a_{01} + a_{11}v_{i1} + a_{21}v_{i1}^2 + a_{31}v_{i1}^3 + \dots$$

$$I_{02} = I_{DC2} + i_{02} = a_{02} + a_{12}v_{i2} + a_{22}v_{i2}^2 + a_{32}v_{i2}^3 + \dots$$

Com isto obtemos:

$$\Delta I = I_{01} - I_{02} =$$

$$\Delta I = 2 \left[a_1 A + \frac{3}{4} a_3 A^3 + \dots \right] \cos(\omega t) + 2 \left[\frac{1}{4} a_3 A^3 + \dots \right] \cos(3\omega t)$$

Desta demonstração, salta claramente à vista que os termos de ordem par da distorção não-linear à saída do par diferencial são cancelados.